



AD16F01A3

用户手册

版本号: V1.0.0.3

版权所有©

西安恩狄集成电路有限公司

本资料内容为西安恩狄集成电路有限公司在现有数据资料基础上编制而成，本资料中所记载的实例以正确的试用方法和标准操作为前提，使用方在应用该等实例时应充分考虑外部诸条件，西安恩狄集成电路有限公司不担保或确认该等实例在使用方的适用性、适当性或完整性，西安恩狄集成电路有限公司亦不对使用方使用本资料所有内容而可能或已经带来的风险或后果承担任何法律责任。文档中所有涉及到第三方软件的，请自行购买正版软件，因第三方软件版权问题涉及到的一切后果，与西安恩狄集成电路有限公司无关。基于使本资料的内容更加完善等原因，西安恩狄集成电路有限公司保留未经预告的修改权。

西安恩狄集成电路有限公司

地 址：陕西省西安市高新区高新一路 19 号思安大厦 501

地 址：深圳市龙岗区坂田国际中心 A 栋 21 层 2112 室

电 话：+ (86 29) 88322766 网 站：www.admicrochip.com

微信号：恩狄 ADUC



版本修订记录

Bin	Version	Change List	Owner
1	1.0.0.0	初版	Aaron
2	1.0.0.1	配置字修订	ZYF
3	1.0.0.2	1、修改 CMP 相关描述 2、修改 LVD 相关描述 3、修改 EEPROM 相关描述 4、修改直流特性相关描述 5、增加 MSOP10 封装信息及订购信息	ZYF
4	1.0.0.3	1、中央处理器章节修改配置字 2 的 WDTPS 描述； 2、电气参数章节修改； 3、修改中断章节外部中断描述； 4、修改 FLASH 描述；	ZYF

目 录

版本修订记录.....	1
1 产品简介.....	5
1.1 功能特性.....	5
1.2 系统结构.....	7
1.3 引脚排列.....	8
1.4 引脚说明.....	8
1.5 绝对最大额定值.....	10
1.6 烧录引脚说明.....	11
2 中央处理器.....	12
2.1 处理器寄存器.....	12
2.2 存储器结构.....	17
2.2.1. 程序存储器.....	17
2.3 数据存储器.....	18
2.4 配置选项.....	19
3 EEPROM 和 FLASH	22
3.1 EEPROM	22
3.1.1. EECON1 和 EECON2 寄存器	23
3.1.2. 读数据 EEPROM 存储器	24
3.1.3. 写数据 EEPROM 存储器	25
3.1.4. 写校验.....	26
3.1.5. 避免误写操作.....	26
3.2 FLASH	27
4 系统时钟源.....	28
4.1 系统时钟相关寄存器.....	28
4.2 系统时钟相关寄存器定义.....	29
5 复位和电源电压检测.....	30
5.1 上电复位.....	30
5.2 低电压复位.....	31

5.3	上电复位延时.....	31
5.4	非法指令复位.....	31
5.5	LVD 检测.....	32
5.6	/TO /PD 状态.....	33
5.7	LVD 应用.....	33
5.8	相关寄存器定义.....	33
6	I/O 端口	34
6.1	IO 工作模式	34
6.2	下拉电阻开漏.....	35
6.3	IO 中断寄存器	36
6.4	IO 相关寄存器定义	37
7	定时器.....	38
7.1	Timer08 位定时/计数器.....	38
7.1.1	Timer0 计数/定时	38
7.1.2	使用内部时钟: 定时模式.....	38
7.1.3	使用外部时钟/内部 256K 时钟/: 计数模式	39
7.1.4	Prescaler (预置器)	39
7.1.5	BUZZER (BUZZER 输出)	39
7.1.6	寄存器列表.....	41
7.2	TIMER1 12 位定时/计数器.....	42
7.2.1	TIMER1 相关寄存器定义	46
7.3	看门狗定时器.....	47
8	PWM 模块.....	50
8.1	PWM 特性.....	51
8.2	时钟源.....	51
8.3	周期.....	51
8.4	占空比.....	51
8.5	死区时间.....	52
8.6	故障刹车功能.....	52

8.7	周期和占空比寄存器的更新.....	53
8.8	PWM 输出.....	53
8.9	第 2 功能输出.....	54
8.10	PWM 相关寄存器.....	54
8.11	相关寄存器定义.....	58
9	中断.....	59
9.1	外部中断.....	59
9.2	Timer0 中断.....	59
9.3	Timer1 中断.....	60
9.4	PortB 输入改变中断.....	60
9.5	低电压、高电压中断.....	60
9.6	比较器中断.....	61
9.7	中断的相关寄存器.....	61
9.8	中断相关寄存器定义.....	63
10	省电模式 (SLEEP).....	64
10.1	睡眠唤醒.....	64
10.2	SLEEP 相关寄存器定义.....	66
11	数模转换器(DAC).....	67
11.1	DAC 参考电压选择寄存器.....	67
11.2	DAC 相关寄存器定义.....	68
12	比较器(CMP0).....	69
12.1	比较器 CMP.....	70
12.2	CMP 相关寄存器定义.....	72
13	电气参数.....	73
14	封装信息.....	75
15	订购信息.....	78

1 产品简介

1.1 功能特性

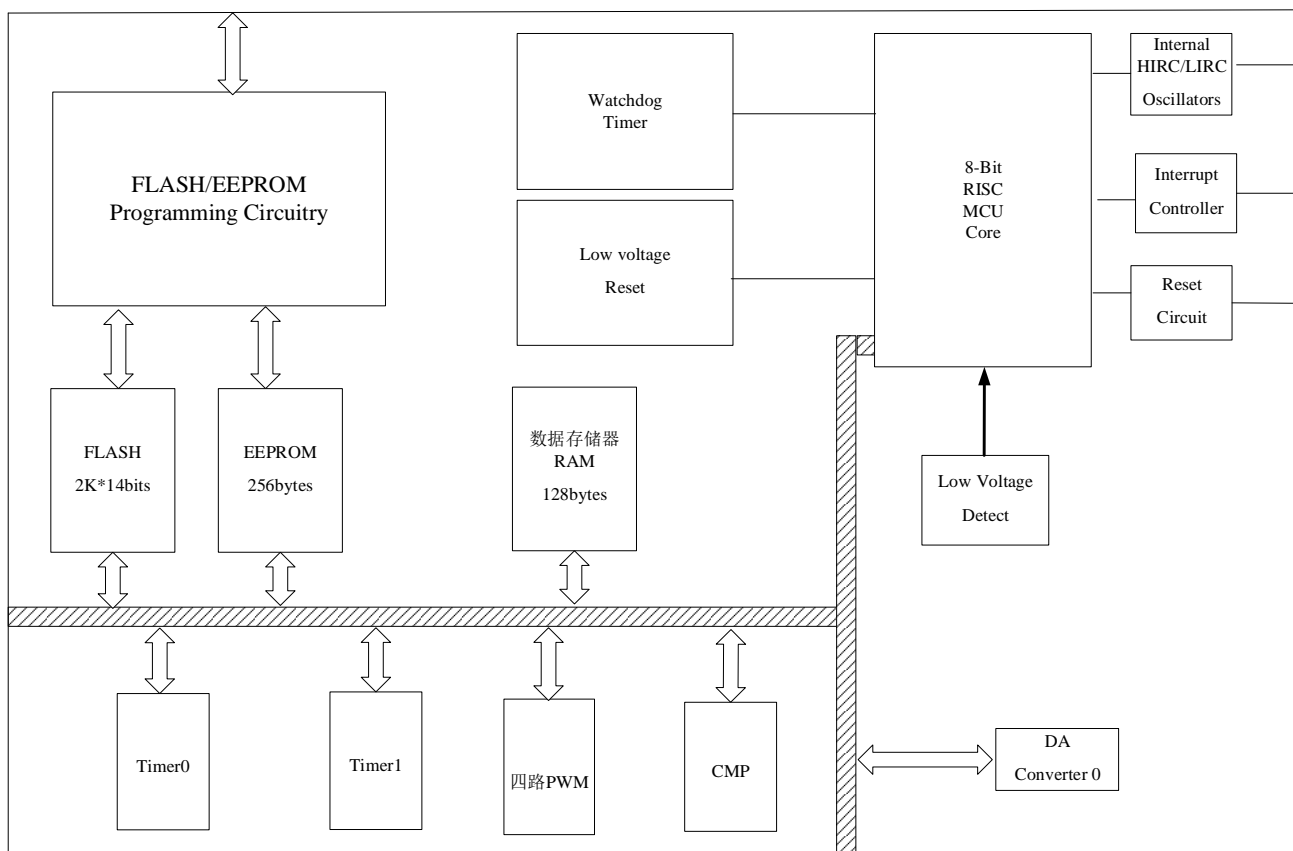
- RISC16 指令集，支持 37 条指令：
 - ✧ 程序空间：2K*14 BIT FLASH，支持 100K 次擦除写入，一页为 256 字节，
 - ✧ EEPROM：256*8BIT，支持字节擦除，PAGE（16Byte）擦除，擦除时间 4mS，写入 BYTE 时间 18uS；
 - ✧ 数据空间：128*8 BIT SRAM
 - ✧ 堆栈：硬件 8 级堆栈，支持 8 层硬件堆栈嵌套
 - ✧ 支持 2T 和 4T 的 CPU 运算模式
 - ✧ 支持无限断点
- 振荡器
 - ✧ 内部 16MHZ RC 振荡器，用于系统时钟
 - ✧ 内部 256KHz RC 超低功耗振荡器，可以用于计数和看门狗计数
 - ✧ 慢时钟周期测量
- GPIO
 - ✧ 支持 12 个 IO，支持上拉、下拉独立控制
- 内置两个时钟，高速 HIRC 可选 16M/8M/4M/2M/1M（支持倍频到 32MHz）；超低功耗 LIRC 256K 时钟；这些时钟可以作为 FCPU 时钟；通过寄存器可实时切换 CPU 时钟；CPU 有 IDLE, PWSAVE, DEEPPWSAVE, PWOFF 四种低功耗工作模式；
 - ✧ IDLE: CPU 停止工作，外设工作正常；所有中断可以唤醒，唤醒后继续从当前 PC 运行；
 - ✧ PWSAVE: CPU 停止工作，高速 16M 时钟停止工作，低速 256K 时钟工作；支持外部中断、IO 中断、复位、看门狗溢出、LVD 低压唤醒和 TIMER1 的 256K 定时唤醒，唤醒后继续从当前 PC 运行；
 - ✧ DEEPPWSAVE: CPU 停止工作，高速 16M 时钟停止工作，低速 256K 时钟工作，SRAM 数据保持；支持外部中断、IO 中断、复位、看门狗溢出、LVD 低压唤醒和 TIMER1 的 256K 定时唤醒，唤醒后继续从当前 PC 运行；
 - ✧ PWOFF: 全部外设和模拟停止工作，支持外部中断、IO 中断、复位，唤醒后继续

从当前 PC 运行；

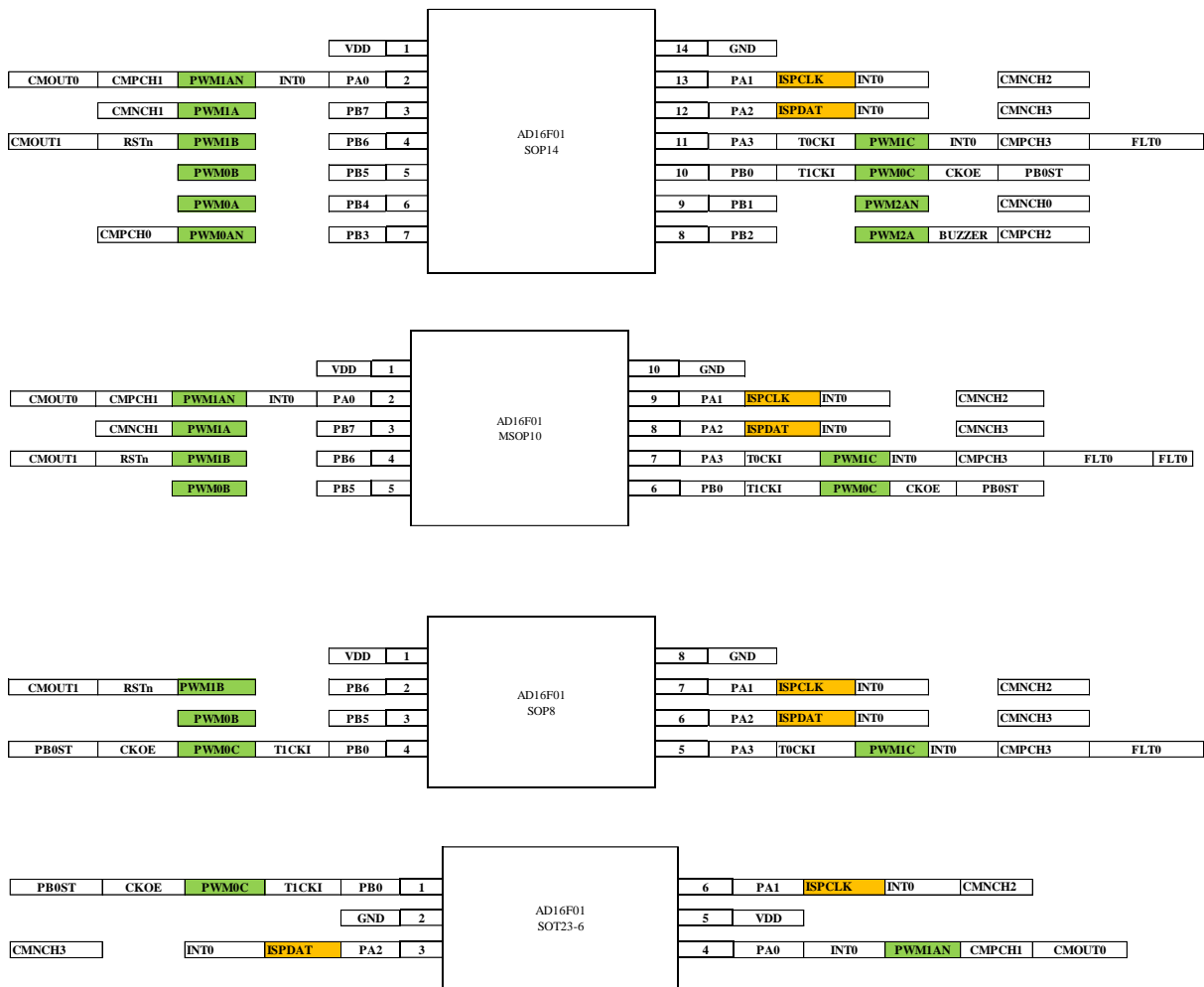
- TIMER0, 8 位定时/计数器, 有多个时钟输入选择作为 TIMER0 时钟, 同时支持 BUZZER 输出模式;
- TIMER1, 12 位定时/计数器, 可以选择多个时钟源, 支持低功耗运行, 支持超长定时;
- 与 TIMER1 构成 3 路独立 PWM, 占空比和极性可调; PWM0 和 PWM1 可以映射到 4 个 IO; PWM0 支持互补死区输出; PWM 支持 IO 故障刹车和比较器故障刹车; 支持 XOR,XNOR 的 PWM1 的第二功能模式; 支持单脉冲 PWM 输出模式; 支持蜂鸣器模式;
- 1 路比较器, 用于比较输入端电压的大小, 输入电压范围为 0~VDD-1.5V; CMP 输出可以输出 IO; 比较器输入支持 IO、DAC、GND、VREF; 支持单独配置使能功能; 支持双沿产生中断; CMP0 支持迟滞电压;
- 一路 6 BIT DAC, 可以作为比较器参考源;
- LVR 提供 14 种低电压选择, 支持低电压中断, 同时也支持高电压中断, 高电压中断可选择自动强制 PB0 输出指定电平; 通过 LVDST 和 LVD 循环采样, 可知道当前电源电压;
- 超强程序加密算法, 保证芯片程序内容唯一性;
- 除跳转指令为两个周期指令以外其余为单周期指令;
- 上电复位计数器 (PWRT) 和振荡启动计数器 (Oscillator Start-up Timer OST);
- 内部振荡器集成了一个看门狗保证了可靠的操作, 同时软件使能看门狗操作;
- 中断:
 - ✧ 一个内部计数/定时器中断源;
 - ✧ 一个外部 IO 管脚中断源: INT 管脚;
 - ✧ PortB 的输入改变中断源;
 - ✧ 低电压、高电压 LVD 中断;
 - ✧ 比较器中断;
- 通过外部中断、PortB 中断、LVD 中断、TIMER0 中断、TIMER1 中断、WDT 溢出和外部复位实现睡眠模式唤醒;
- 有可靠的保证使得程序代码不被读出;
- CPU 支持 IAP 自编程功能; 并支持 EEPROM 空间读取和写入
- 提供 96 BIT UID ;
- VDD 工作电压范围: 2.2V ~ 5.5V,

- ◇ CPU 工作的 16MHz(2T 和 4T 模式,电压 2.2V~5.5V);
- ◇ CPU 工作的 32MHz(4T 模式,电压 3.0V~5.5V);
- 封装类型: SOP14 /SOP8/MSOP10/SOT23-6;

1.2 系统结构



1.3 引脚排列



1.4 引脚说明

管脚名	功能名	输入类型	输出类型	具体描述	上下拉
PA0	PA0	SMT	CMOS	GPIO	Y
	INT0	SMT		外部中断引脚	
	PWM1AN		CMOS	PWM 的输出	
	CMPCH1	AN		CMP 的正端输入	
PA1	CMPOUT0	AN		CMP 的输出	
	PA1	SMT	CMOS	GPIO	Y
	ISPCLK	SMT		烧录下载的数据脚	
	INT0	SMT		外部中断引脚	
	CMNCH2	AN		CMP 的负端输入	

管脚名	功能名	输入类型	输出类型	具体描述	上下拉
PA2	PA2	SMT	CMOS	GPIO	Y
	INT0	SMT		外部中断引脚	
	ISPDAT			烧录下载的数据脚	
	CMNCH3	AN		CMP 的正端输入	
PA3	PA3	SMT	CMOS	GPIO	Y
	TOCKI	SMT		TIMERO 的外部时钟引脚	
	PWM1C		CMOS	PWM 的输出	
	CMPCH3	AN		CMP 的正端输入	
	INT0	SMT		外部中断引脚	
	FLT0	SMT		故障检测引脚	
PB0	PB0	SMT	CMOS	GPIO	Y
	T1CKI	SMT		TIMER1 的外部时钟引脚	
	PWMOC		CMOS	PWM 的输出	
	PBOST		CMOS	LVDM=11 时, PB0 输出值	
	CKOE		CMOS	系统时钟输出引脚	
PB1	PB1	SMT	CMOS	GPIO	Y
	PWM2AN		CMOS	PWM2 的输出引脚	
	CMNCH0	AN		CMP 的负端输入	
PB2	PB2	SMT	CMOS	GPIO	Y
	PWM2A		CMOS	PWM2 的输出	
	BUZZER		CMOS	TIMERO 的 BUZZER 输出引脚	
	CMPCH2	AN		CMP 的正端输入	
PB3	PB3	SMT	CMOS	GPIO	Y
	PWMOAN		CMOS	PWMO 的输出引脚	
	CMPCH0	AN		CMP 的正端输入	
PB4	PB4	SMT	CMOS	GPIO	Y
	PWMOA		CMOS	PWMO 的输出引脚	
PB5	PB5	SMT	CMOS	GPIO	Y
	PWMOB		CMOS	PWM 的输出引脚	

管脚名	功能名	输入类型	输出类型	具体描述	上下拉
PB6	PB6	SMT	CMOS	GPIO	Y
	PWM1B		CMOS	PWM 的输出引脚	
	RSTn	SMT		芯片的系统复位引脚	
	CMOUT1		CMOS	CMP 的输出引脚	
PB7	PB7	SMT	CMOS	GPIO	Y
	PWM1A		CMOS	PWM 的输出引脚	
	CMNCH1	AN		CMP 的负端输入	

1.5 绝对最大额定值

符号	描述	最小值	最大值	单位
VDD-VSS	电源电压	-0.3	+6.0	V
VIN	端口输入信号电压	VSS-0.3	VDD+0.3	V
I _{VDD}	VDD 的最大电流	-	+100	mA
I _{VSS}	VSS 的最大电流	-	-100	mA
T _J	最大结温	-	+150	°C
T _{STG}	存储温度范围	-55	+150	°C
T _A	工作温度	-40	+85	°C

注：如果运行条件超过了上述“绝对最大额定值”，即可能对器件造成永久性损坏。上述值仅为运行条件的极大值，我们不建议器件运行在该规范范围以外。器件长时间工作在绝对最大额定值条件下，其稳定性可能受到影响。

1.6 烧录引脚说明

AD16F01A3烧录引脚说明			
序号	烧录引脚	烧录信号	在板说明
1	VDD	VDD (4.5v)	VDD Pin 和 GND Pin 在烧录时，电压会变化，因此必须由烧录器VDD 直接连接到芯片VDD。在烧录时，烧录器会多次断电再上电做检查，因此并联的电容建议不要超过470uF电容，电容越大，烧录时间越长。
2	GND	GND	
3	PA2	DAT	CLK, DAT, 为通信线，不允许接入0.1uF以上的电容，不允许接入上下拉电阻。
4	PA1	CLK	

2 中央处理器

2.1 处理器寄存器

INDF (间接寻址寄存器)

地址: 0x00

Bit	Name	Description	Attribute	Reset
7	Reserved			
6:0	FSR[6:0]	通过 FSR 访问数据区(不是一个实际的物理地址)	R/W	0x00

INDF 不是一个实际的物理地址，间接寻址时 INDF 通过 RAM 选择寄存器（FSR）来访问其所指向的地址。间接寻址读操作直接读地址 00h(FSR="0")，间接寻址不能对 INDF 直接进行写操作（尽管有些状态会发生改变）。

FSR 的 6-0 位可以用来选择 128 个寄存器（地址：00h ~ 7Fh）。

例 2.1: 间接寻址

地址 38 内容为 10h

地址 39 内容为 0Ah

将 38 写入 FSR 中

通过 A 读 INDF 返回 10h

FSR 加 1 (@FSR=39h)

通过 A 读 INDF 返回 0A h

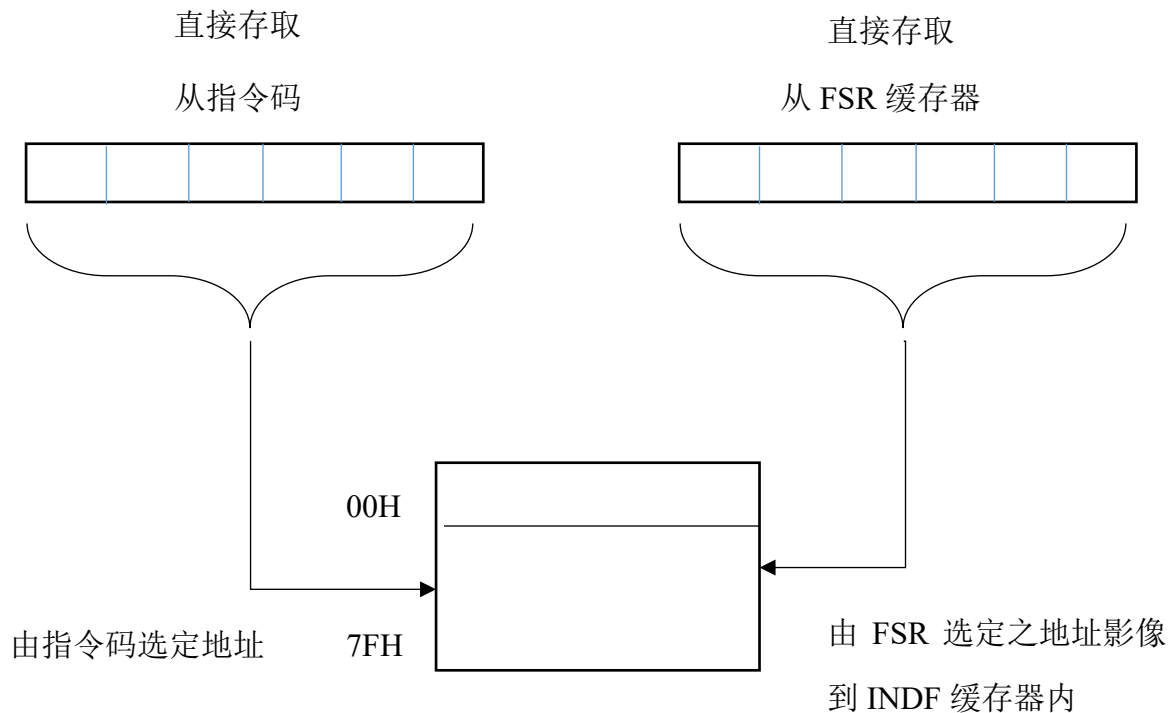


图1. 直接/间接存取

PCL (Low Bytes of Program Counter)

地址: 0x02

Bit	Name	Description	Attribute	Reset
7:0	PCL[7:0]	PC 低 8 位	R/W	0x00

AD16F01A3 的 PC 指针和堆栈的位数为 11 位，堆栈有 8 级，低位的 PC 指针为 PCL 寄存器，该寄存器是可读写的，高位的 PC 指针为 PCH 寄存器，该寄存器包含 PC<10: 9>位，该寄存器不能直接读写。PCH 寄存器的改变是通过 PCLATH 寄存器来实现的。每一条指令执行 PC 指针包含下一条指令的操作地址。指令没有改变 PC 内容时、在每一个指令周期 PC 指针自动加 1。

对于 GOTO 指令有 PC<10:0>，PCL 映射成 PC<8:0>，PCLATH 不变。

对于 CALL 指令有 PC<10:0>，下一条指令地址被推进堆栈，PCL 映射成 PC<8: 0>，PCLATH 不变。

对于 RETLW， RETFIE， RETURN 指令有 PC<10: 0>，PC 的内容更改为出栈信息，PCL 映射成 PC<8: 0>，PCLATH 不变。对于其他指令，PCL 就是目标信息， PC<8: 0>的

内容就是指令地址或。不管怎样，PC<10: 9>来源于 PCLATH<1: 0>位 (PCLATH PCH)，PCLATH 不会改变，从而 PCH 不会改变。

1、GOTO 指令

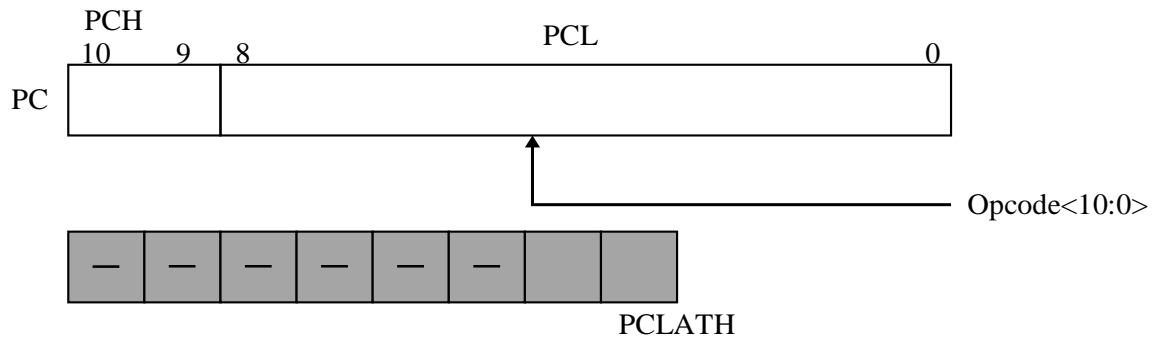


图2. GOTO 指令调用 PC 指针的跳转方式

2、CALL 指令

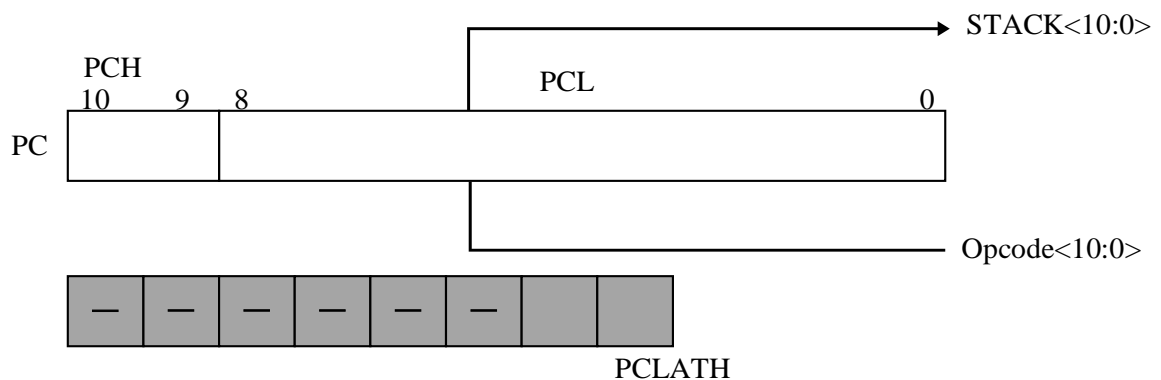


图3. CALL 指令调用 PC 指针的跳转方式

3、RETLW, RETFIE, RETURN 指令

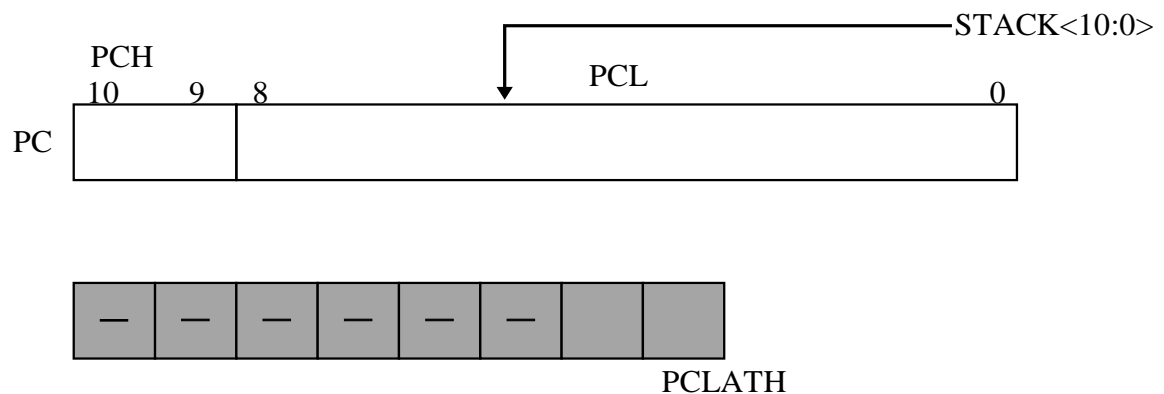


图4. RETLW、RETFIE、RETURN 指令调用 PC 指针的跳转方式

4、以 PCL 为目的的指令

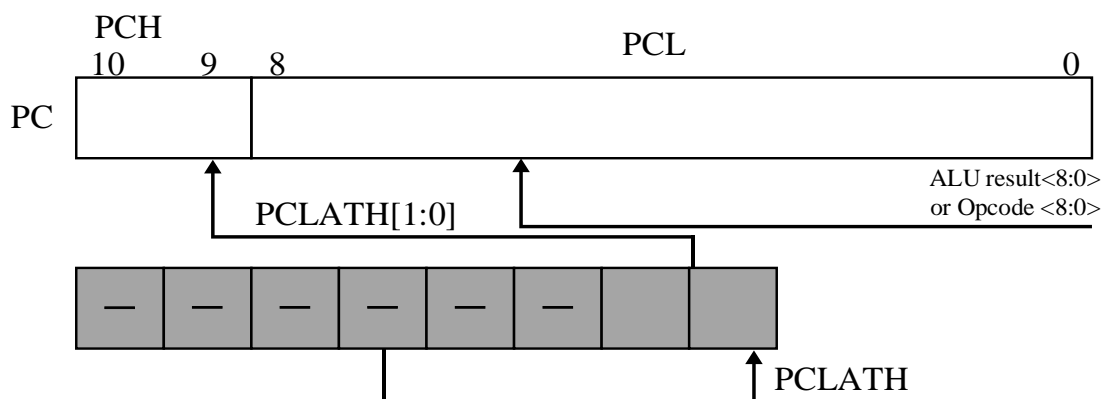


图5. PCL 指令调用 PC 指针的跳转方式

注释 1. PCLATH 只有在 PCL 内容是目标地址才有效，当 PCL 是运算结果时候，PCLATH 不起作用。

STATUS (状态字寄存器)

地址：0x03

Bit	Name	Description	Attribute	Reset
7	RSTF	非法指令复位状态位 1: 发生非法指令复位; 0: 未发生非法指令复位。	R/W	0
6	Resever			
5	RP0	寄存器 BANK 访问选择 1: 设定访问 BANK1 寄存器 0: 设定访问 BANK0 寄存器	R/W	0
4	TO	看门狗溢出标志位 1: 当系统上电时或执行“CLRWDT”或 SLEEP 指令后 0: 看门狗定时器溢出	R/W	1
3	PD	系统休眠标志位 1: 当系统上电时或执行“CLRWDT”指令后 0: 当执行“SLEEP”指令后	R/W	1
2	Z	零标志位 1: 算术或逻辑运算结果为“0”时 0: 算术或逻辑运算结果不为“0”时	R/W	0
1	DC	辅助进位/借位标志.(低四位向高四位进位/借位标志) ADDWF, ADDLW 1: 低 4 位有进位 0: 低 4 位无进位 SUBWF, SUBLW	R/W	0

		1: 低 4 位无借位 0: 低 4 位有借位		
0	C	进位标志 ADDWF, ADDLW 1: 有进位 0: 无进位 SUBWF, SUBLW 1: 无借位 0: 有借位	R/W	0

状态字寄存器包含运算标志，结果标志。

指令执行以后可能会影响 STATUS 寄存器的 Z、DC、C 标志位，则不能直接对这三个标志位进行写操作，这些标志位的设置由 MCU 的逻辑自动完成。同时，TO 和 PD 位也是不能通过指令直接改变写操作。因此，与 STATUS 作为目标寄存器的指令后，结果可能会与预期的不同。例如：运行 CLRF STATUS 将把 STATUS 的高三位置零和 Z 标志位置 1 同时该寄存器的内容如下

0	0	0	u	u	1	u	u
---	---	---	---	---	---	---	---

u 表示为指令执行前后该位

注释：减法是通过将 2 的补第二个操作数的执行。旋转 (RRF, RLF) 指令，该位装载高或低位源寄存器位。

FSR (间接寻址指针)

地址：0X04

Bit	Name	Description	Attribute	Reset
7	Reserved			
6:0	FSR	用来选择访问间接寻址时目标寄存器地址.	R/W	0x00

PCLATH (PC 指针高位缓冲区)

地址：0X0A

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PCLATCH	PCLATCH[3:0]	R/W	0x00

2.2 存储器结构

AD16F01A3 存储器包含程序存储器和数据存储器。

2.2.1. 程序存储器

AD16F01A3 有一个 11 位 PC 指针能访问 $2K \times 14$ 的存储空间。

AD16F01A3 的复位地址为 000H。

H/W 中断向量地址为 004H。

如下表所示，AD16F01A3 的 CALL/GOTO 能指向在同一个程序页面的所有存储空间。

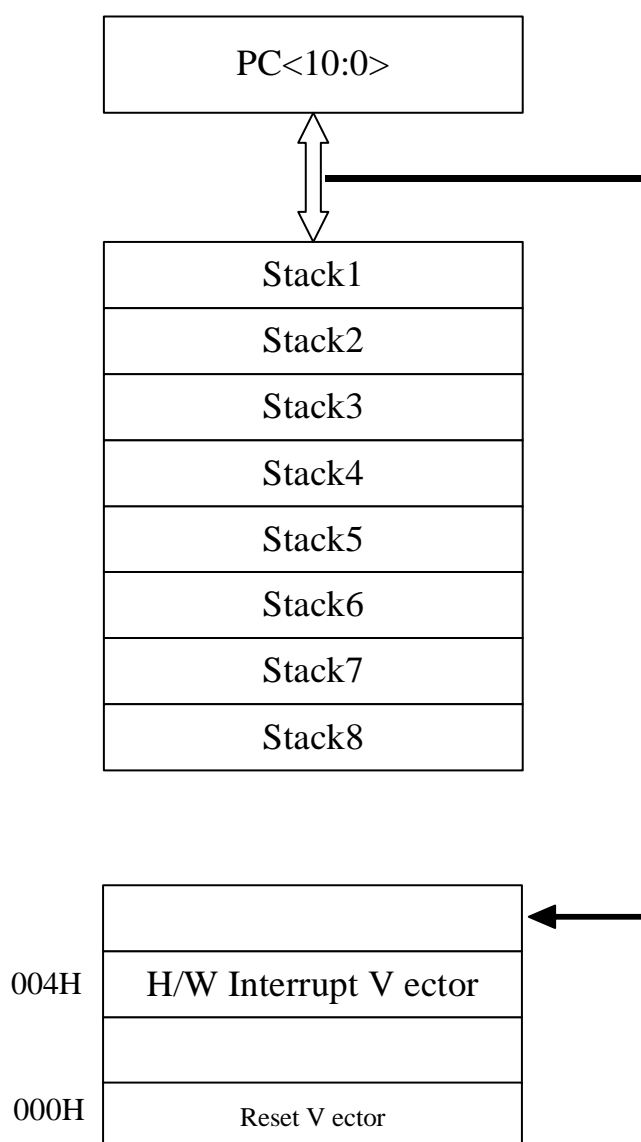


图6. 程序存储器分布图和堆栈结构

2.3 数据存储器

数据存储器包含特殊功能器组和通用寄存器组，所有通用寄存器可以直接寻址或者通过 FSR 寄存器间接寻址。特殊功能寄存器用来控制 CPU 或外围功能模块的工作。

INDF	00H	INDF	80H
TMR0	01H		81H
PCL	02H	PCL	82H
STATUS	03H	STATUS	83H
FSR	04H	FSR	84H
PORTA	05H	TRISA	85H
PORTB	06H	TRISB	86H
	07H	DACON	87H
PCON	08H	WUBCON	88H
PR0	09H	OSCCON	89H
PCLATH	0AH	PCLATH	8AH
T0CON0	0BH	T0CON0	8BH
TMR1L	0CH	CMPCON2	8CH
TMR1H	0DH		8DH
PIE0	0EH		8EH
PIR0	0FH	EEDAT	8FH
PR1L	10H	EEADR	90H
PR1H	11H	EECON1	91H
PWM1DUTY0L	12H	EECON2	92H
PWM1DUTY0H	13H		93H
PWM1DUTY1L	14H		94H
PWM1DUTY10H	15H	IAPWAIT	95H
PWM1DUTY2L	16H		96H
PWM1DUTY2H	17H		97H
DTC	18H		98H
PWMCON0	19H		99H
PWMCON1	1AH		9AH
PWMCON2	1BH	PAPD	9BH
T1CON0	1CH	PAPU	9CH
T1CON1	1DH	PBPD	9DH
CMPCON0	1EH	PBPU	9EH
CMPCON1	1FH	SMCR	9FH
96Byte SRAM	20H	32Byte	A0H
	21H		
	...		
	...		
	...		
	...		
	...		
	...		BFH
	...		
	...		
	...		
	...		
70H	16byte Common	F0H	
...			
7DH			
7EH			
7FH		FFH	

图7. 数据存储器

2.4 配置选项

注:不经过配置的配置字默认为 1;

配置字 0

位	名称	说明
3:0	LVR [3:0]	LVR 电压选择 0: 保留, 勿配置 1: 保留, 勿配置 2: 2.2V 3: 2.4V 4: 2.6V 5: 2.7V 6: 2.9V 7: 3.0V 8: 3.1V 9: 3.3V 10: 3.6V 11: 3.7V 12: 3.8V 13: 4.1V 14: 4.2V 15: 4.3V
4	LVREN	LVR 使能控制位 1: 使能 0: 禁止
7:5	FINTOSC[2:0]	内部 RC 振荡器频率选择 111: 1:1 分频 110: 1:2 分频 101: 1:4 分频 100: 1:8 分频 011: 1:16 分频

配置字 1

位	名称	说明
0	ENVDDL	FLASH 和 EEPROM 的低电压读取控制位 1: VCC 供电低于 3.3V 0: VCC 供电大于等于 3.3V
1	RESETE	外部复位使能 1: 使能外部复位功能 0: 屏蔽外部复位功能
2	RDPIN	读端口方式控制位 0: 从寄存器读 (IO 配置为输出) 1: 从管脚读 (IO 配置为输入)
3	FCPUS	指令周期选择 1: 1 个指令周期为 4 个机器周期 0: 1 个指令周期为 2 个机器周期
4	OSCM	内部芯片工作时钟选择 0: 选择内部低速时钟 256KHz 1: 选择内部高速时钟 16MHz
5	MEMDIS	SWD 模式下读 FLASH 和 EEPROM 控制 1: 允许读 0: 禁止读
6	Resever	
7	DBGEN	DEBUG 模式使能位 1: 使能 DEBUG 模式 0: 禁止 DEBUG 模式 (默认)

配置字 2

位	名称	说明
1:0	WDTPS [1:0]	看门狗溢出时间及上电复位时间选择 11: TWDT (no Prescaler) = 4ms 10: TWDT (no Prescaler) = 0.5ms 01: TWDT (no Prescaler) = 32ms 00: TWDT (no Prescaler) = 8ms
2	WDTPS [2]	上电复位延时时间选择 (不需要使能 WDT 或 SWDT) 1: 按照 WDTPS[1:0]位配置的分频时间进行上电延时 0: 上电复位延时时间为 15 个时钟周期
3	WDTE	WDT 使能 1: 使能 WDT 0: 关闭 WDT
4	Reserved	
5	FLRD	FLSAH 数据读取方式 1: 电平式 0: 脉冲式
6	CRYPT	代码保护选择位 1: 代码不加密 0: 代码加密
7	SMT	电平选择位 1: 选择施密特 0: 选择 TTL 电平

3 EEPROM 和 FLASH

3.1 EEPROM

数据 EEPROM 在正常工作期间 (3.0V~5.5V) 是可读写的。该存储器并不直接映射到文件寄存器空间。而是通过特殊功能寄存器来间接寻址。有以下 5 个 SFR 用于读写该存储器：

- EECON1
- EECON2 (可写不可读)
- EEDAT
- EEADR
- IAPWAIT

EEDAT 寄存器存放 8 位要读写的数据，而 EEADR 寄存器存放要被访问的 EEPROM 单元的地址。AD16F01A3 具有 256 字节的数据 EEPROM，地址范围从 00H 到 FFH。

EEPROM 数据存储器允许以字节为单位进行读写。字节写操作将自动擦除目标存储单元并写入新数据 (即先擦后写) EEPROM 数据存储器可以反复擦写很多次。写入时间由片上定时器控制。写入时间会因为电压、温度及芯片的不同而发生变化。

如果数据存储器有代码保护，CPU 仍可继续对数据 EEPROM 存储器进行读写操作。器件编程器无法再访问数据 EEPROM 的数据，EEPROM 单元读为零。

EEDAT 寄存器

地址：0X8F

Bit	Name	Description	Attribute	Reset
7:0	EEDAT[7:0]	要从数据 EEPROM 读取或者向数据 EEPROM 写入的字节值	R/W	0

EEADR 寄存器

地址：0X90

Bit	Name	Description	Attribute	Reset
7:0	EEADR[7:0]	指定在 256 个字节中进行读写操作的 8 位地址字节	R/W	0

3.1.1. EECON1 和 EECON2 寄存器

EECON1 是控制寄存器，控制位 RD 和 WR 分别启动读操作和写操作。用软件只能将这些位置 1 而无法清零。当读操作或写操作完成后，由硬件将其清零。由于不能用软件将 WR 位清零，可有效防止写操作意外或提前终止。

将 WREN 位置 1 将允许一次写操作。上电时将清零 WREN 位。当正常的写操作被 RESET 复位或 WDT 复位中断时，WERERR 将被置 1。在这些情况下，用户可以在复位后检查 WERERR 位，将其清零并重写相应的单元。数据和地址将被清空。因此，需要重新对 EEDAT 和 EEADR 寄存器进行初始化。

写操作结束时，PIFB1 寄存器的中断标志位 EEIF 将被置 1。此标志位必须用软件清零。

EECON2 不是物理寄存器。读 EECON2 得到的是不确定值。EECON2 寄存器仅在数据 EEPROM 写入过程中使用。

注：当对数据 EEPROM 进行写操作（WR=1）时，不应修改 EECON1、EEDAT 和 EEADRH 和 EEADRL 寄存器。

EECON1 寄存器

地址：0X91

Bit	Name	Description	Attribute	Reset
7	Reserved			
6	ER16EN	EEPROM 16Bytes 擦除使能 1: 使能 0: 禁止	R/W	0
5	ERBEN	EEPROM 1 Byte 擦除使能 1: 使能 0: 禁止	R/W	0
4	WRBEN	EEPROM 1Byte 写使能 1: 使能 0: 禁止	R/W	0
3	WERERR	EEPROM 错误标志位 1: 写操作提前终止(正常工作期间发生的任何 RST 复位、WDT 复位和欠压检测) 0: 写操作完成	R/W	0
2	WREN	EEPROM 正常写使能位 1: 允许正常写（正常写包含 1Byte 擦除和 1Byte 写入） 0: 禁止正常写	R/W	0

Bit	Name	Description	Attribute	Reset
1	WR	写控制位/擦除控制位 1: 启动正常写/擦除(一旦完成写操作或擦除操作, 硬件会将该位清零。软件只能将 WR 位置 1 而不清零) 0: 写入数据 EEPROM 的操作完成	R/W	0
0	RD	读控制位 1: 启动 EEPROM 读操作(读取需要一个周期, RD 位由硬件清零。软件只能将 RD 位置 1 而不清零) 0: 不启动 EEPROM 读操作	R/W	0

EECON2 寄存器

地址: 0X92

Bit	Name	Description	Attribute	Reset
7:0	EECON2	写入数据 0X16 和 0XF1, 允许 EEPROM 写操作	W	0

IAPWAIT 寄存器

地址: 0X95

Bit	Name	Description	Attribute	Reset
7:0	IAPWAIT[7:0]	Delay Time= (IAPWAIT*2+1)*4/Fsys 注: Delay Time 时间合理范围为 8us~12us, 越接近 8us 越好, 不能低于 8us	R/W	0x10

3.1.2. 读数据 EEPROM 存储器

要读取数据存储单元, 用户必须将地址写入 EEADR 寄存器, 然后将 EECON1 寄存器的控制位 RD 置 1。在紧接着的下一周期, EEDAT 寄存器就有数据了。因此该数据可由下一条指令读取。EEDAT 将保持这个值直到用户下一次从该单元读取或向该单元写入数据时(在写操作过程中)。

例: 读数据 EEPROM

EEADR = data_addr;	写 EEPROM 数据地址
EECON1 = 0X01;	使能读操作

3.1.3. 写数据 EEPROM 存储器

要写入 EEPROM 数据存储单元，用户必须先把该单元的地址写 EEADR 寄存器并且把数据写入 EEDAT 寄存器。然后用户必须按特定顺序开始写入每个字节。

写入 EEPROM 有两种方式：

第一种是正常写，正常写包含硬件实现的 EEPROM 1BYTE 擦除和写入逻辑，直接按例子写入即可，无需关心擦除的问题。

例：正常写数据 EEPROM

EEADR = data_addr;	写 EEPROM 数据地址
EEDAT = data;	写 EEPROM 数据
EEIF = 0;	清中断标志
EECON1 = 0X04;	使能 WREN
EECON2 = 0X16;	
EECON2 = 0XF1;	
EECON1 = 0X06;	使能 WR
while(EEIF==0)	等待写成功中断标志

第二种是 1Byte 擦除和 1Byte 写入，擦除和写入逻辑分开，需要先擦除再写入。

例：按 Byte 写数据 EEPROM

EEADR = data_addr;	写 EEPROM 数据地址
EEIF = 0;	清中断标志
EECON1 = 0X20;	使能 ERBEN
EECON2 = 0X16;	
EECON2 = 0XF1;	
EECON1 = 0X22;	使能 WR 擦除
while(EEIF==0)	等待擦除成功中断标志
EEDAT = data;	写 EEPROM 数据
EEIF = 0;	清中断标志

EECON1 = 0X10;	使能 WREN
EECON2 = 0X16;	
EECON2 = 0XF2;	
EECON1 = 0X12;	使能 WR 写操作
while(EEIF==0)	等待写成功中断标志

如果没有完全按照以上顺序逐字节写入，写操作将不会开始。在这个代码段执行过程中，固定写法的四行语句必须禁止中断，否则可能带来不可预测结果。在必需序列执行过程中会进行周期计数。当计数值与执行必需序列所需的周期不等时，数据无法写入EEPROM。

此外，必须将EECON1中的WREN位置1以使能写操作。这种机制可防止由于代码执行错误（异常即程序失控）导致误写数据EEPROM。除非更新EEPROM，用户应始终保持WREN位清零。

3.1.4. 写校验

根据应用情况，将写入数据EEPROM的实际值与要写入的值进行核对是一种很好的编程习惯。

EEADR = data_addr;	写 EEPROM 数据地址
EECON1 = 0X01;	读 EEPROM 数据
if(EEDAT != data)	核对写入的数据
checkerror;	（伪代码）
else	
checkok	（伪代码）

3.1.5. 避免误写操作

有些情况下，用户可能不希望向数据EEPROM存储器写入数据。EEPROM存储器有各种机制以防对EEPROM误写。上电时，WREN被清零。而且，上电延时定时器也可以防止误写EEPROM。

写操作启动序列和 WREN 位可以共同预防在以下情况下发生误写：

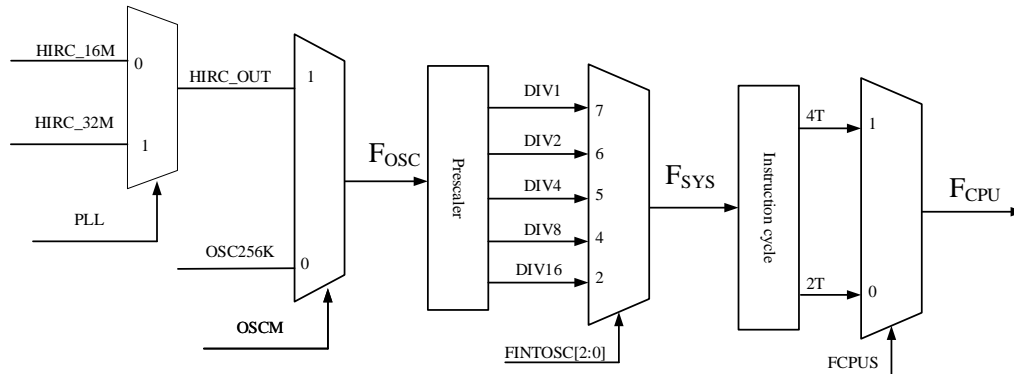
- 欠压
- 电源毛刺
- 软件故障

3. 2 FLASH

FLASH 可以编程的地址空间从 000H 到 7FFH, 写 FLASH 时最高温度不能超过 125℃, 写入电压为芯片工作电压。使用专用烧录器烧录, 不支持 IAP 操作。

4 系统时钟源

4.1 系统时钟相关寄存器



时钟原理图

OSCCON 寄存器

地址：0X89

Bit	Name	Description	Attribute	Reset
7:5	FINTOSC	内部振荡器频率选择位 111: 1:1 分频 110: 1:2 分频 101: 1:4 分频 100: 1:8 分频 010: 1:16 分频(默认)	R/W	010
4	CKOE	系统时钟输出引脚 (PBO) 1: 允许使能系统时钟输出引脚 0: 禁止使能系统时钟输出引脚	R/W	0
3	PLL	时钟的倍频选择 1: 系统时钟为 16M 0: 系统时钟为 32M	R/W	1
2	OSCF	工作时钟状态位 0: 表示内部低速时钟工作 (256KHz) 1: 表示内部高速时钟工作 (16MHz)	R	1
1	LVDST	LVD 电压状态位 1: VDD 电压高于 LVD 设定电压值; 0: VDD 电压低于 LVD 设定电压值。 注: LVD 默认设定电压 2.2v, 实际测试中由 VDD 电压决定 LVDST 复位值。	R	1
0	OSCM	内部芯片工作时钟选择 0: 选择内部低速时钟 256KHz 1: 选择内部高速时钟 16MHz (默认)	R/W	1

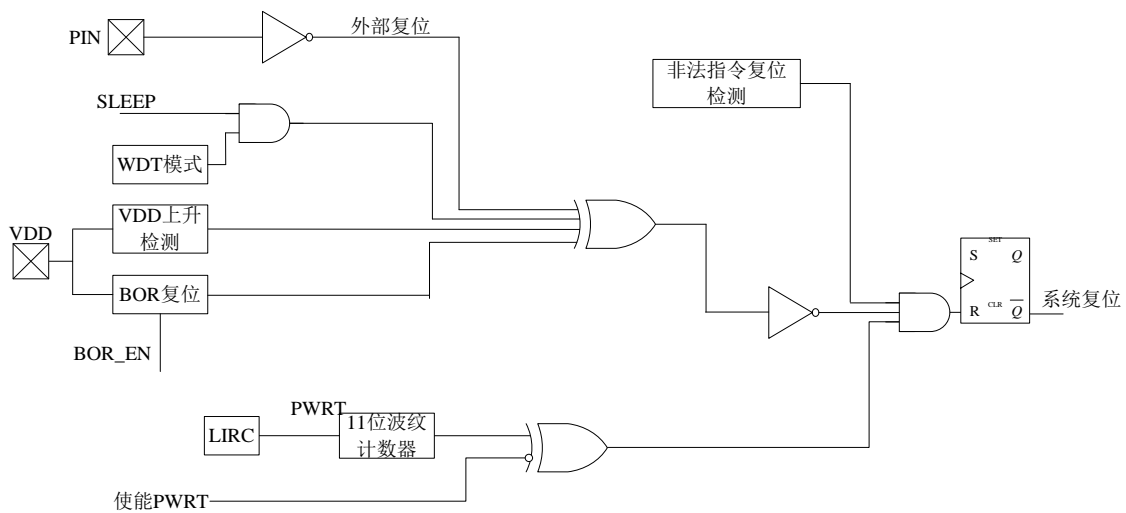
4.2 系统时钟相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x39	OSCCON		FINTOSC[2:0]		CKOE	PLL	OSCF	LVDST	OSCM	0010 0001	0010 0001

5 复位和电源电压检测

AD16F01A3 单片机能通过以下方式复位:

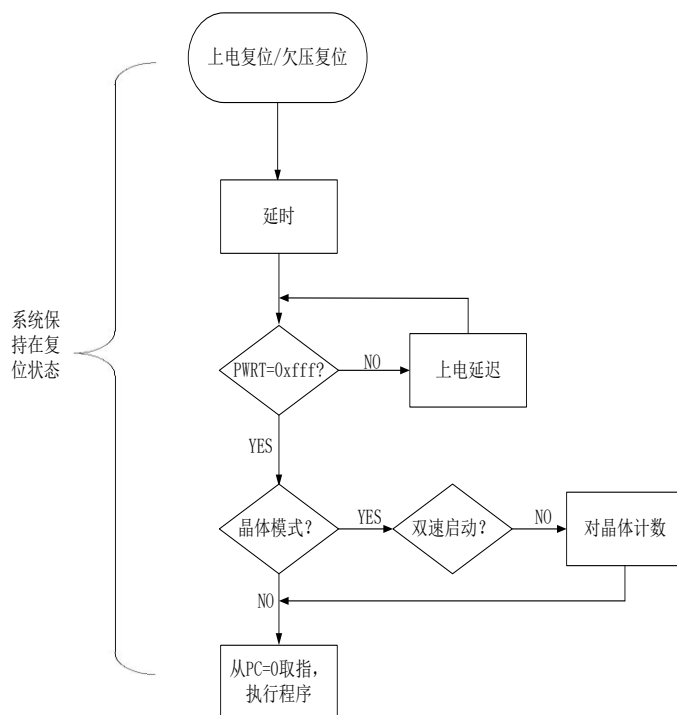
- 上电复位(POR)
- 掉电复位(Brown-out Reset BOR)
- 低电压复位
- 看门狗复位
- 非法指令复位(默认使能)
- 外部管脚复位



复位框图

5.1 上电复位

片上的 POR 电路会将芯片保持在复位状态，直到 VDD 电源达到足够高。



上电复位流程图

5.2 低电压复位

低电压复位由配置字 0 中 LVR[3:0]和 LVREN 位来控制。低电压复位就是指当电源电压低于设定值时所产生的复位。

如果 LVREN 使能，电源电压在设定值以下，LVR 电路会将芯片控制在复位状态，直到 VDD 到达设定值以上，解除复位状态。

5.3 上电复位延时

复位模块内置了一个 11 位的上电复位定时器 PWRT 模块，上电复位计数器提供一个延迟时间，该延迟时间由配置字 2[2](WDTPS[2])设置，(基于不同的振荡源和复位条件)在 Brown-out Reset(BOR)、RSTn 或看门狗溢出复位触发延迟时间。只要 PWRT 在运行，设备就一直保持的复位状态。VDD、温度和其他变化会影响其控制的设备延迟时间。

5.4 非法指令复位

非法指令复位默认使能，当 CPU 的指令寄存器取指非法指令（未定义的操作码）时，复位标志位 RSTF=1(STATUS[7])，同时系统将进行复位。利用此功能可增加系统的抗干扰能力。

5.5 LVD 检测

LVD 可通过 PCON[3:0]配置电压阈值。电压检测电路有一定的回滞特性，通常回滞电压为 0.05V 左右。例如，如果选择了 3.6V 的 LVD 电压，则当电源电压下降到约 3.6V 复位有效，而电压需要上升到约 3.65V 时 LVD 复位才会解除。低电压复位后，电压高于 LVR 设定的电压值后最多 16ms CPU 工作。

PCON(寄存器)

地址：0X08

Bit	Name	Description	Attribute	Reset
7	WDTE	WDT 使能位 1: 使能 WDT 0: 禁止 WDT	R/W	0
6	PBOST	LVDM=11 时, PBO 输出值	R/W	0
5:4	LVDM[1:0]	电压比较中断 00: 禁止电压比较器 01: VDD 低于阈值电压产生中断 10: VDD 高于阈值电压产生中断 11: VDD 高于阈值电压产生中断, 且强制 PBO 输出为 PBOST 值	R/W	00
3:0	LVD[3:0]	LVD 电压选择 0: 保留, 勿配置 1: 保留, 勿配置 2: 2.2V 3: 2.4V 4: 2.6V 5: 2.7V 6: 2.9V 7: 3.0V 8: 3.1V 9: 3.3V 10: 3.6V 11: 3.7V 12: 3.8V 13: 4.1V 14: 4.2V 15: 4.3V	R/W	0000

注：PCON 寄存器中的 LVD 电压值的选择用于产生中断，配置字中的 LVR 电压选择用于产生复位，两者相互独立，复位的优先级高于中断。

5.6 /TO /PD 状态

/TO /PD 状态位影响事件

事件	/TO	/PD
Power-on	1	1
WDT Time-Out	0	u
SLEEP instruction	1	0
CLRWDT instruction	1	1

Legend: u = 不变

5.7 LVD 应用

通过设定 LVD[3:0](PCON[3:0])得到电源电压。LVDSTEN(DACCON[7])为 1 时，LVDST(OSCCON[1])有效。

例如：VDD 设定为 2.6v，使能 VDD 低于阈值电压产生中断或 VDD 高于阈值电压产生中断，依次对 LVD[5:0]分别写值 0x10、0x11、0x12、0x13、0x14、0x15、0x16、0x17，写值之间延迟 100us，始终读取 LVDST 的值。当 LVDST 为 1 时，VDD 大于 LVD 设定电压阈值，当 LVDST 为 0 时，VDD 小于 LVD 设定电压阈值。当 LVD 阈值为 2.6v 时，LVDST 由 1 置 0。

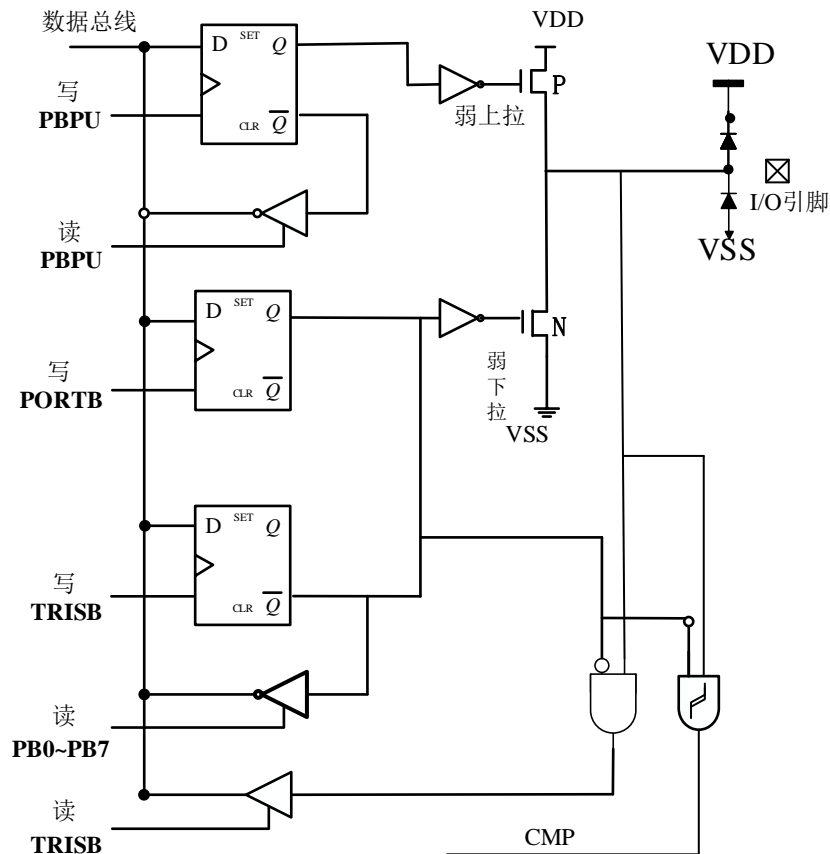
例如：VDD 设定为 3.75v，使能 VDD 低于阈值电压产生中断或 VDD 高于阈值电压产生中断，依次对 LVD[5:0]分别写值 0x18、0x19、0x1a、0x1b、0x1c、0x1d、0x1e、0x1f，写值之间延迟 100us，始终读取 LVDST 的值。当 LVDST 为 1 时，VDD 大于 LVD 设定电压阈值，当 LVDST 为 0 时，VDD 小于 LVD 设定电压阈值。当 LVD 阈值为 3.8v 时，LVDST 由 1 置 0。

5.8 相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0
0x03	STATSU		RSTF	PR0	TO	PD	Z	DC	C
0x08	PCON	WDTE	PB0ST	LVDLM[1:0]		LVT[3:0]			

6 I/O 端口

PortA、PortB 为双向三态 I/O 口。所有的 I/O 的输入/输出方式由 I/O 控制寄存器(TRISA、TRISB)设置。PA、PB 有相应的上拉控制位(上拉寄存器)来设置使能内部上拉, 如果设置为输出模式, 内部上拉功能会自动关闭。PA、PB 有相应的下拉控制位(下拉寄存器)来设置使能内部下拉。如果设置为输出模式, 内部下拉功能不会自动关闭, 需要自行关闭。



IO 结构图

6.1 I/O 工作模式

PORTA (Port 寄存器)

地址: 0X05

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PORTA[3:0]	PA I/O 引脚 1: 端口引脚电平 > V_{IH} 0: 端口引脚电平 < V_{IL}	R/W	0X00

PORTB (Port 寄存器)

地址: 0X06

Bit	Name	Description	Attribute	Reset
7:0	PORTB[7:0]	PB I/O 引脚 1: 端口引脚电平 > V_{IH} 0: 端口引脚电平 < V_{IL}	R/W	0x00

TRISA (I/O 口方向控制寄存器)

地址: 0X85

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	TRISA[3:0]	PA 口输入输出模式选择 1: IO 的输入模式 0: IO 的输出模式	R/W	1111

TRISB (I/O 口方向控制寄存器)

地址: 0X86

Bit	Name	Description	Attribute	Reset
7:0	TRISB[7:0]	PB 口输入输出模式选择 1: IO 的输入模式 0: IO 的输出模式	R/W	0xFF

6.2 下拉电阻开漏

PAPD (I/O 下拉控制寄存器)

地址: 0X9B

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PDA _n [3:0]	PA 口的下拉选择 1: 关闭内部下拉 0: 使能内部下拉	R/W	0x0F

PAPU (I/O 上拉控制寄存器)

地址: 0X9C

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PUAn[3:0]	PA 口的上拉选择 1: 关闭内部上拉 0: 使能内部上拉	R/W	0x0F

PBPD (I/O 下拉控制寄存器)

地址: 0X9D

Bit	Name	Description	Attribute	Reset
7:0	PDBn[7:0]	PB 口的下拉选择 1: 关闭内部下拉 0: 使能内部下拉	R/W	0XFF

PBPU (I/O 上拉控制寄存器)

地址: 0X9E

Bit	Name	Description	Attribute	Reset
7:0	PUBn[7:0]	PB 口的上拉选择 1:关闭内部上拉 0:使能内部上拉	R/W	0xFF

6.3 I/O 中断寄存器

WUBCON (Port B 端口电平变化中断)

地址: 0X88

Bit	Name	Description	Attribute	Reset
7:0	WUBn[7:0]	PB 口电平变化中断使能 1: 使能 PB 口电平变化中断 0: 禁止 PB 口电平变化中断	R/W	0x00

6.4 10 相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x9b	PAPD					PDA3	PDA2	PDA1	PDA0	---- 1111	---- 1111
0x9c	PAPU					PUA3	PUA2	PUA1	PUA0	---- 1111	---- 1111
0x9d	PBPD	PUB7	PDB6	PDB5	PDB4	PDB3	PDB2	PDB1	PDB0	1111 1111	1111 1111
0x9e	PBPU	PUB7	PUB6	PUB5	PUB4	PUB3	PUB2	PUB1	PUB0	1111 1111	1111 1111
0x88	WUBCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0	0000 0000	0000 0000
0x85	TRISA			TRISA5	TRISA4	TRISA3	TRISA2	TRISA1	TRISA0	--11 1111	--11 1111
0x86	TRISB	TRISB7	TRISB6	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0	1111 1111	1111 1111
0x05	PORTA					PORTA3	PORTA2	PORTA1	PORTA0	xxxx xxxx	uuuu uuuu
0x06	PORTB	PORTB7	PORTB6	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0	0000 0000	uuuu uuuu

7 定时器

7.1 Timer08 位定时/计数器

7.1.1. Timer0 计数/定时

Timer0 是一个 8 位定时/计数器寄存器，Timer0 的时钟源可以取值于指令周期、外部实时钟（T0CKI pin）、内部 OSC256K 时钟源以及比较器 CMPOUT 的输出，使用外部时钟需要设置 T0CON 的 T0CS0、T0CS1 共同决定。若需要重新装载 TMR0 的初值，则需要中断函数中进行初值的重新装载；

注：4T 模式下定时：

$Time = (PR0+1) * \{PS2:PS0\} * 4 / F_{sys}$; //TMR0 的初值为 0 时

$Time = (0xFF - [TMR0] + 1) * \{PS2:PS0\} * 4 / F_{sys}$; //TMR0 设定初值

2T 模式下定时：

$Time = (PR0+1) * \{PS2:PS0\} * 2 / F_{sys}$; //TMR0 的初值为 0 时

$Time = (0xFF - [TMR0] + 1) * \{PS2:PS0\} * 2 / F_{sys}$; //TMR0 设定初值

```

//4T模式下
TMR0IE=1;
TMR0IF=0;

PR0=0xf9;
TMR0=0x00;

T0CON0=0x03;//{PS2:PS0}=3
//2T模式下
TMR0IE=1;
TMR0IF=0;

PR0=0xf9;
TMR0=0x00;

T0CON0=0x04;//{PS2:PS0}=4
    
```

7.1.2. 使用内部时钟：定时模式

定时模式在没有预置器的情况下，定时寄存器每个指令周期自动加 1，设置 TMR0 以后，定时器将在两个时钟周期以后开始自增。

7.1.3. 使用外部时钟/内部 256K 时钟/: 计数模式

用作计数器时, Timer0 模块将在 T0CKI 引脚的每个上升沿或下降沿递增。递增的边沿取决于 T0CON0 寄存器的 T0SE 位。通过配置 T0CON0 寄存器的 T0CS 位可选择计数器模式。

7.1.4. Prescaler (预置器)

Timer0 和看门狗定时器 (WDT) 共用一个软件可编程预分频器, 但不能同时使用。预分频器的分配由 T0CON0 寄存器的 PSA 位控制。要将预分频器分配给 Timer0, PSA 位必须清 0。

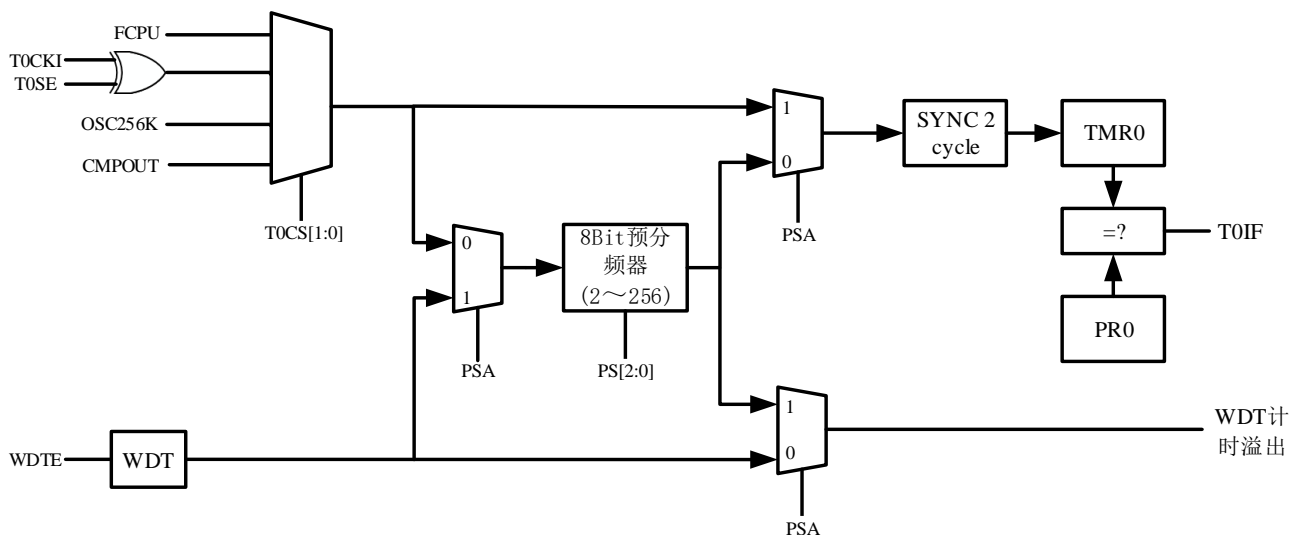


图 2.4: Timer0 结构图

7.1.5. BUZZER (BUZZER 输出)

Buzzer 输出是一个简单的 1/2 占空比信号输出, 由 TIMER0 产生。当 TMR0 溢出时, Buzzer 开始输出一个方波, 中断间隔时间频率 2 分频后作为 Buzzer 输出的频率。

TMR0 溢出后, Buzzer 输出时, T0IF 有效, 且当 T0IE=1 时, 使能 TIMER0 中断功能。Buzzer 输出引脚与 GPIO 引脚共用, T0OUT=1 时, 该引脚自动设为 Buzzer 输出引脚。如清 T0OUT 位以禁止 Buzzer 输出后, 该引脚自动返回到最后一个 GPIO 模式。

TMR0 (定时/计数器)

地址: 0X01

Bit	Name	Description	Attribute	Reset
7:0	TMR0[7:0]	8 位定时/计数器	R/W	0X00

PRO (TMR0 周期寄存器)

地址: 0X09

Bit	Name	Description	Attribute	Reset
7:0	PR0[7:0]	8 位周期寄存器	R/W	0XFF

TOCON0 (TMR0 控制寄存器 0)

地址: 0X0B/0X8B

Bit	Name	Description	Attribute	Reset																											
7	T0OUT	溢出输出 BUZZER 0: 禁止 BUZZER 模式 1: 启动 BUZZER 模式	R/W	0																											
6:5	T0CS [1:0]	TMR0 时钟源选择控制位 00: TMR0 时钟源为 CPU 运行时钟 01: TMR0 时钟源为 T0CKI(PA3) 10: TMR0 时钟源为内部 256K 11: TMR0 时钟源是 CMPOUT 输出	R/W	11																											
4	T0SE	TMR0 触发方式控制位 1: T0CKI 脚下降沿触发计数 0: T0CKI 脚上升沿触发计数	R/W	1																											
3	PSA	分频器选择位. 1: WDT (看门狗定时器) 0: TMR0 (Timer0)	R/W	1																											
2:0	PS [2:0]	分频率选择控制位 <table style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th></th> <th>Timer0 Rate</th> <th>WDT Rate</th> </tr> </thead> <tbody> <tr><td>000</td><td>1:2</td><td>1:1</td></tr> <tr><td>001</td><td>1:4</td><td>1:2</td></tr> <tr><td>010</td><td>1:8</td><td>1:4</td></tr> <tr><td>011</td><td>1:16</td><td>1:8</td></tr> <tr><td>100</td><td>1:32</td><td>1:16</td></tr> <tr><td>101</td><td>1:64</td><td>1:32</td></tr> <tr><td>110</td><td>1:128</td><td>1:64</td></tr> <tr><td>111</td><td>1:256</td><td>1:128</td></tr> </tbody> </table>		Timer0 Rate	WDT Rate	000	1:2	1:1	001	1:4	1:2	010	1:8	1:4	011	1:16	1:8	100	1:32	1:16	101	1:64	1:32	110	1:128	1:64	111	1:256	1:128	R/W	111
	Timer0 Rate	WDT Rate																													
000	1:2	1:1																													
001	1:4	1:2																													
010	1:8	1:4																													
011	1:16	1:8																													
100	1:32	1:16																													
101	1:64	1:32																													
110	1:128	1:64																													
111	1:256	1:128																													

建议在 4T 和 2T 模式下, T0CKI 的时钟选择必须小于 $F_{CPU}/8$;

7.1.6. 寄存器列表

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x01	TMR0	TMR0[7:0]								xxxx xxxx	uuuu uuuu
0x09	PR0	PR0[7:0]								1111 1111	1111 1111
0x0b/0x08b	TOCON0	TOOUT	TOCS1	TOCS0	TOSE	PSA	PS2	PS1	PS0	0111 1111	0111 1111
0x0e	PIE0								TOIE	---- --0	---- --0
0x0f	PIR0								TOIF	---- --0	---- --0

7.2 TIMER1 12 位定时/计数器

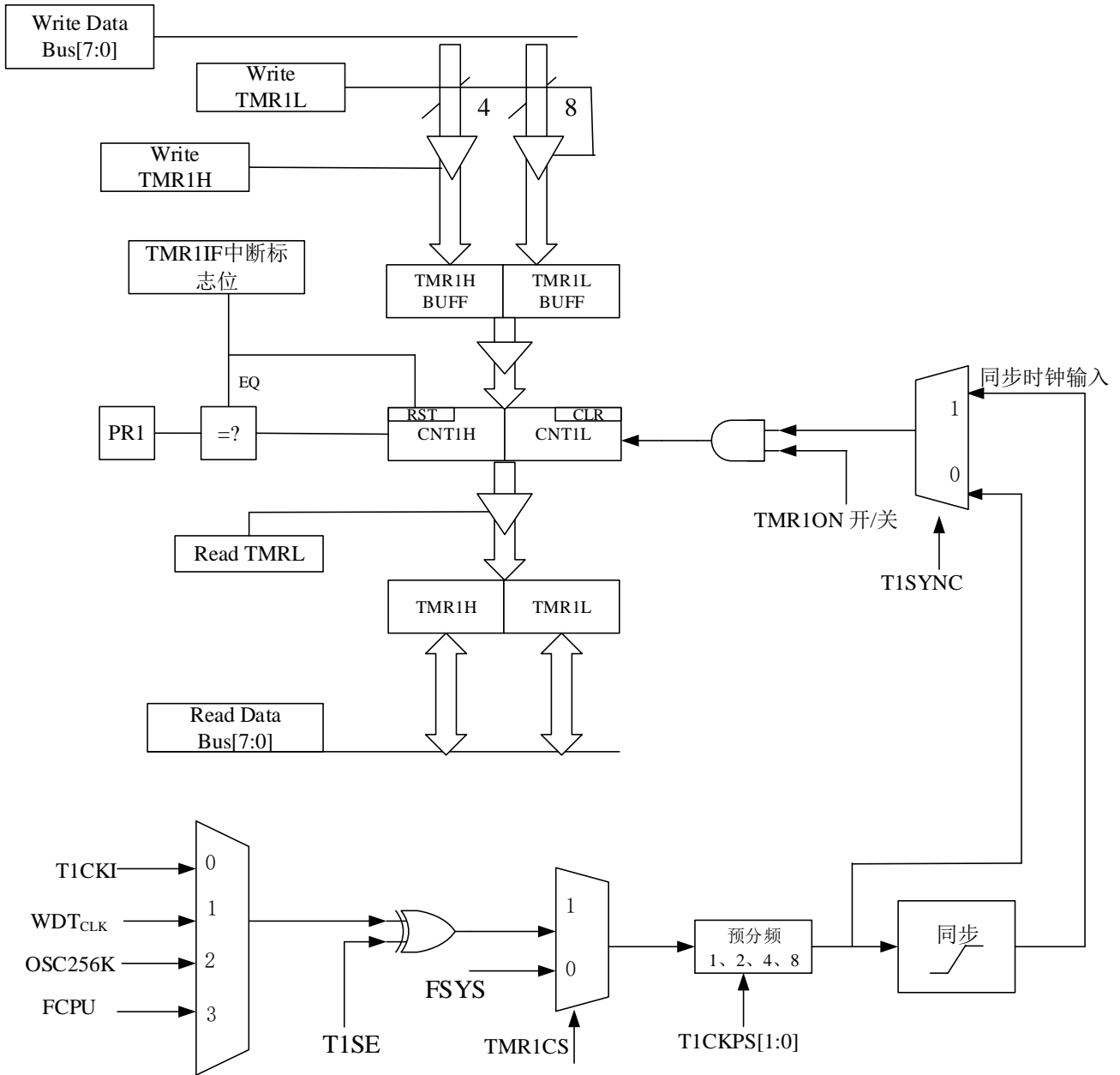
Timer1 定时器模块具有以下特征：

- 12 位定时器、周期寄存器；
- 可软件编程的预分频器（分频比为 1:1、1:2、1:4、1:8）；
- 当 TMR1（TMR1H, TMR1L）与 PR1（PR1H, PR1L）匹配时产生中断；
- TIMER1 支持定时/计数器工作模式；
- 当 TMR1 与 PR1 匹配产生中断时，自动从 0 开始继续计数，每个 TIMER1 时钟周期，计数递增；若要装载计数初值，可在中断处理程序中通过写 TMR1H 和 TMR1L 寄存器进行配置；
- TIMER1 的时钟源可以是外部时钟源(T1CKI pin)、内部 WDT 时钟、内部 256K 时钟、FCPU、FSYS。
- TIMER1 单脉冲模式：当 TIOS=1 且 TMR1ON 置 1，TIMER1 计数器开始计数，当 TMR1 的值等于 PR1 的值，TMR1 的值被硬件清 0，然后定时器停止计数，并产生中断标志 T1IF。

注意：使用单脉冲功能时配置：先配置 TMR1 和 PR1 寄存器以及 TIOS，TMR1ON 必须在最后配置。

写入 12 位初值时，首先写入 TMR1H 寄存器，然后写入 TMR1L，此时硬件自动将写入缓冲区值载入 TIMER1 的计数器中。当读取 TMR1L 时，自动将当前 TIMER1[11:8]的计数值锁存到 TMR1H 寄存器，保证读取时间准确。

注：Time= (PR1-[TMR1]+1) * {T1CKPS1: T1CKPS0} / Fsys; //TMR1 的初值为设定值



Timer1 的原理图

注：CNT1H 和 CNT1L 是 TIMER1 的内部寄存器。

PR1L (TIMER1 的周期寄存器)

地址：0X10

Bit	Name	Description	Attribute	Reset
7:0	PR1[7:0]	TMR1 周期寄存器低 8 位	R/W	0XFF

PR1H (TIMER1 的周期寄存器)

地址：0X11

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PR1[11:8]	TMR1 周期寄存器高 4 位	R/W	0XF

TMR1L (Timer1 12 位低 8 位寄存器)

地址: 0X0C

Bit	Name	Description	Attribute	Reset
7:0	TMR1[7:0]	12 位定时/计数器低 8 位	R/W	0X00

TMR1H (Timer1 12 位高 4 位寄存器)

地址: 0X0D

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	TMR1[11:8]	12 位定时/计数器高 4 位	R/W	0000

TMR1 寄存器在写寄存器时，必须先写高字节再写低字节；读先读低字节在读高字节；

T1CON0 (Timer1 控制寄存器)

地址: 0X1C

Bit	Name	Description	Attribute	Reset
7:6	T1CK[1:0]	Timer1 的计数时钟源选择 00: T1CKI(PB0)作为计数时钟 01: WDTCLK 作为计数时钟 10: 内部 256K 作为计数时钟 11: FCPU 的输出作为计数时钟	R/W	00
5:4	T1CKPS[1:0]	Timer1 的输入时钟分频 00: TIMER1 输入时钟 1:1 分频 01: TIMER1 输入时钟 1:2 分频 10: TIMER1 输入时钟 1:4 分频 11: TIMER1 输入时钟 1:8 分频	R/W	00

Bit	Name	Description	Attribute	Reset
3	T1SE	TIMER1 的时钟异或输入选项	R/W	0
2	T1SYNC	1: 使用 FSYS 同步分频后时钟作为 TIMER1 时钟（注意：T1SYNC 置 1 时，不支持选择内部时钟，同时也不支持 1:1 分频） 0: 使用选择分频时钟作为 TIMER1 时钟	R/W	0
1	TMR1CS	1: 选择 T1CK[1:0]作为外设 TIMER1 的时钟 0: 选择 FSYS 时钟外设 TIMER1 的时钟	R/W	0
0	TMR1ON	1: 使能 Timer1 定时计数器 0: 关闭 Timer1 定时计数器	R/W	0

注：建议在 4T 和 2T 模式下，TICKI 的时钟选择必须小于 $F_{CPU}/8$;

T1CON1 (Timer1 控制寄存器)

地址：0X1D

Bit	Name	Description	Attribute	Reset
7:6	INT0MAP[1:0]	外部中断 0 的映射 00: 外部中断引脚 PA0 01: 外部中断引脚 PA1 10: 外部中断引脚 PA2 11: 外部中断引脚 PA3	R/W	00
5	INT0EDGE	外部中断边沿选择位 0: 上升沿触发中断 1: 下降沿触发中断	R/W	0
4	Reserved			
3	T1BUZZEN	PWM0/1/2 输出映射为 BUZZER 输出 1: 使能 0: 禁止	R/W	0
2	T1OS	单脉冲 (One pulse) 模式 1 : 单脉冲 (One pulse) 模式 0 : 正常连续模式	R/W	0

Bit	Name	Description	Attribute	Reset
1	Reserved			
0	T1M0	TIMER1 工作模式 0: TIMER1 工作在普通模式, TMR1 与 PR1 匹配时产生中断标志。 1: 使能 PWM 模块。	R/W	0

7.2.1. TIMER1 相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x0c	TMR1L	TMR1L[7:0]								0000 0000	uuuu uuuu
0x0d	TMR1H	TMR1H[3:0]								0000 0000	uuuu uuuu
0x10	PR1L	PR1[7:0]								1111 1111	1111 1111
0x11	PR1H	PR1[11:8]								---- 1111	---- 1111
0x1c	TICON0	TICK1	TICK0	TICKPS1	TICKPS0	TISE	TISYNC	TMR1CS0	TMR1ON	0000 0000	0000 0000
0x1d	TICON1	INTOMAP[1:0]		INTOEDGE		TIBUZZEN	TIOS		T1M0	0000 0000	0000 0000

7.3 看门狗定时器

看门狗定时器(WDT)的运行依赖于芯片里的 RC 振荡器,无需任何额外电路即能工作。如在睡眠模式。在一般操作或睡眠模式情况下,看门狗定时器的溢出都会导致 MCU 复位同时 TO (STATUS[4]) 位被清零,当系统上电时或执行“CLRWDT”或 SLEEP 指令后, TO (STATUS[4]) 位被重新置 1。

配置字 WDTE 位(配置字选项 2[3])与 WDTE 位(PCON[7])都可以单独控制看门狗定时器。

配置字与 PCON[7],使能任意一个或全部使能时,看门狗开始工作,且以 WDT 分频后的周期计数(预分频器的分配由 TOCON0 寄存器的 PSA 位控制);全部关闭看门狗停止工作。

在没有使能预置器(此时看门狗计数器的值为 0)时,通过将配置字 WDTPS 位(配置选项[1:0])分别置为 00/01/10/11,看门狗的溢出时间对应为 8 ms /32 ms /0.5 ms /4ms。

WDTPS 位(配置选项[2])也用于上电时间的选择;通过将配置字 WDTPS 位(配置选项[2])清零选择上电时间为 15 个时钟周期;将配置字 WDTPS 位(配置选项[2])置 1 时,根据配置字 WDTPS 位(配置选项[1:0])配置的 2 倍分频时间进行上电延迟。上电延迟时间与 WDT 使能与否无关。

需要看门狗的溢出周期变长可以通过使能 TOCON0 寄存器的 PSA 位(TOCON0[3]),同时设置 TOCON0 寄存器的 PSA 位(TOCON0[2:0])进行分频,因此最长的看门狗溢出周期约为 4 秒。

CLRWDT 指令能使 WDT 和预置器清零,防止看门狗超时导致 MCU 能复位。

芯片处于调试模式中, WDT 被禁止使用。

PCON(寄存器)

地址: 0X08

Bit	Name	Description	Attribute	Reset
7	WDTE	WDT 使能位 1: 使能 WDT 0: 禁止 WDT	R/W	0
6	PBOST	LVDM=11 时, PBO 输出值	R/W	0

Bit	Name	Description	Attribute	Reset
5:4	LVD[1:0]	电压比较中断 00: 禁止电压比较器 01: VDD 低于阈值电压产生中断 10: VDD 高于阈值电压产生中断 11: VDD 高于阈值电压产生中断，且强制 PBO 输出为 PBOST 值	R/W	00
3:0	LVD[3:0]	LVD 电压选择 0: 保留，勿配置 1: 保留，勿配置 2: 2.2V 3: 2.4V 4: 2.6V 5: 2.7V 6: 2.9V 7: 3.0V 8: 3.1V 9: 3.3V 10: 3.6V 11: 3.7V 12: 3.8V 13: 4.1V 14: 4.2V 15: 4.3V	R/W	0000

注：PCON 寄存器中的 LVD 电压值的选择用于产生中断，配置字中的 LVR 电压选择用于产生复位，两者相互独立，复位的优先级高于中断。

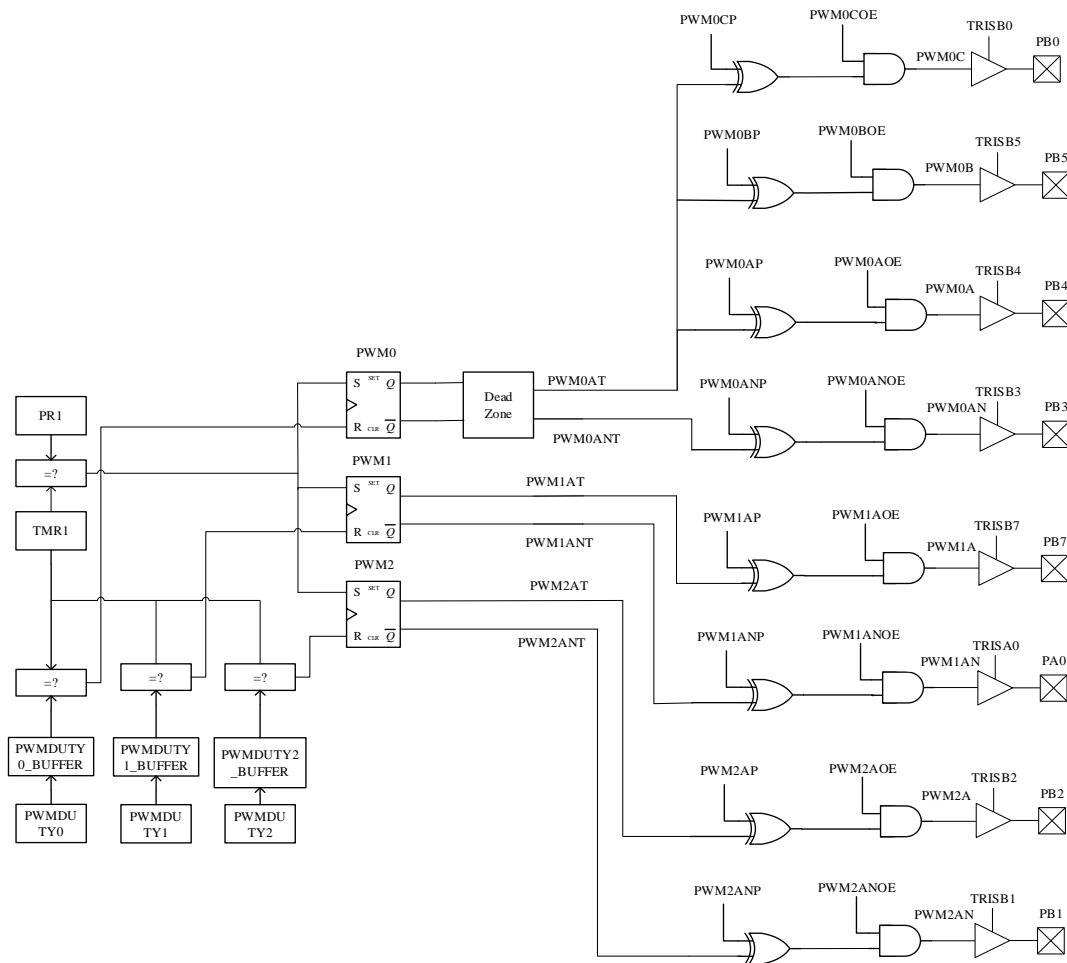
TOCON0 (TMRO 控制寄存器 0)

地址: 0X0B/0X8B

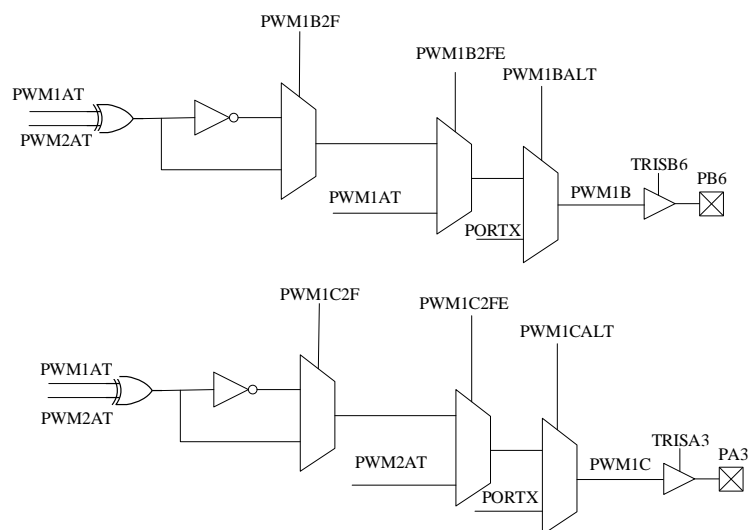
Bit	Name	Description	Attribute	Reset																											
7	TOOUT	溢出输出 BUZZER 0: 禁止 BUZZER 模式 1: 启动 BUZZER 模式	R/W	0																											
6:5	TOCS[1:0]	TMRO 时钟源选择控制位 00: TMRO 时钟源为 CPU 运行时钟 01: TMRO 时钟源为 TOCKI (PA3) 10: TMRO 时钟源为内部 256K 11: TMRO 时钟源是 CMPOUT 输出	R/W	11																											
4	TOSE	TMRO 触发方式控制位 1: TOCKI 脚下降沿触发计数 0: TOCKI 脚上升沿触发计数	R/W	1																											
3	PSA	分频器选择位. 1: WDT (看门狗定时器) 0: TMRO (Timer0)	R/W	1																											
2:0	PS[2:0]	分频率选择控制位 <table style="margin-left: auto; margin-right: auto;"> <thead> <tr> <th></th> <th>Timer0 Rate</th> <th>WDT Rate</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>1:2</td> <td>1:1</td> </tr> <tr> <td>001</td> <td>1:4</td> <td>1:2</td> </tr> <tr> <td>010</td> <td>1:8</td> <td>1:4</td> </tr> <tr> <td>011</td> <td>1:16</td> <td>1:8</td> </tr> <tr> <td>100</td> <td>1:32</td> <td>1:16</td> </tr> <tr> <td>101</td> <td>1:64</td> <td>1:32</td> </tr> <tr> <td>110</td> <td>1:128</td> <td>1:64</td> </tr> <tr> <td>111</td> <td>1:256</td> <td>1:128</td> </tr> </tbody> </table>		Timer0 Rate	WDT Rate	000	1:2	1:1	001	1:4	1:2	010	1:8	1:4	011	1:16	1:8	100	1:32	1:16	101	1:64	1:32	110	1:128	1:64	111	1:256	1:128	R/W	111
	Timer0 Rate	WDT Rate																													
000	1:2	1:1																													
001	1:4	1:2																													
010	1:8	1:4																													
011	1:16	1:8																													
100	1:32	1:16																													
101	1:64	1:32																													
110	1:128	1:64																													
111	1:256	1:128																													

在 4T 和 2T 模式下, TOCKI 的时钟选择必须小于 $F_{CPU}/8$;

8 PWM 模块



PWM 结构图 1



PWM 结构图 2

8.1 PWM 特性

- 3路周期相同(由TIMER1控制),且独立占空比的PWM通道: PWM0,PWM1,PWM2
- 3路通道都带有互补输出: PWMxAN
- 1路带死区控制的PWM通道: PWM0A,PWM0AN
- 12bit的分辨率,时钟源可以选择FSYS, FCPU, FSYS可以倍频到32MHz
- 每路PWM输出极性可独立控制
- 带可选自动重启功能的多种故障刹车事件
- PWM0和PWM1可映射到4个I/O,PWM2可映射到2个I/O
- XOR/XNOR第2功能输出
- 蜂鸣器模式
- 单脉冲输出模式
- 周期和占空比寄存器双缓冲读写设计

注: x=0/1/2

POWEROFF 模式下, PWM 停止运行。

8.2 时钟源

3路PWM通道的专用定时器位TIMER1,其可选择时钟源为TIMER1模块对应时钟源。

8.3 周期

PWM周期由TIMER1的PR1(PR1H+PR1L)周期寄存器决定,公式如下:

PWM周期为 $\{ (PR1H,PR1L) + 1 \} * T_{TICK}(TIMER1 \text{ 工作时钟}) * (TMR1 \text{ 的预分频值})$

当TIMER1的计数结果寄存器TMR1(TMR1H+TMR1L)与PR1(PR1H+PR1L)相等时:

- TIMER1的周期和占空比寄存器被更新;
- TIMER1被清零,即: TMR1=0;
- PWM输出逻辑为1。

8.4 占空比

3路PWM均具有独立的占空比,有相应的寄存器(PWM1DUTYxH/L,x=0/1/2)设置,PWM1DUTYxH为高8位,PWM1DUTYxL为低8位。由于内部的双缓冲设计,PWM1DUTYxH/L寄存器可在任何时刻被更新写入。

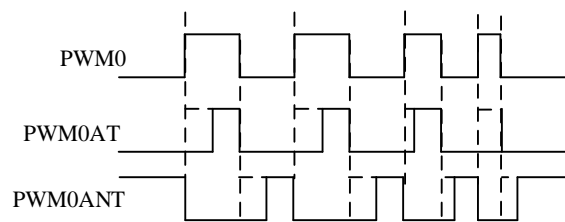
脉宽: $(PWM1DUTYxH/L) * T_{TICK}(TIMER1 \text{ 工作时钟}) * (TMR1 \text{ 的预分频值})$

占空比： $(\text{PWM1DUTYxH/L}+1) / (\text{PR1}+1)$

注： $x=0/1/2$

注：如系统时钟为 32Mhz，要 PWM 输出 16Mhz；PWM1DUTYxH/L 寄存器配置不支持 PWM 输出时钟二分频频率，可以通过蜂鸣器模式（BUZZER）实现 PWM 输出时钟二分频频率。

8.5 死区时间



PWM 死区时间时序图

如果占空比不为 0，PWM0AT 和 PWM0ANT 的低到高转换沿将产生延迟，延迟时间即为“死区”时间。有效脉宽和占空比也相应减小。死区定时器以 TIMER1 时钟作为计数时钟源。

8.6 故障刹车功能

3 路 PWM 均支持故障刹车功能。一旦发生故障刹车事件，且只要故障条件一直存在，PWM 输出引脚将根据其设置一直输出预定状态。TMR1ON 不受影响。故障刹车事件可以为下列条件之一：

IO(PA3)=0

CMPOUT=0

故障刹车时的输出状态 – 故障刹车时，PWM0/PWM1/PWM2 输出关闭；此时输出逻辑由 PORTx 寄存器控制，输出逻辑高或逻辑低。(x=A 或 B)

ACLOSE 故障清除 – 只要故障条件有效，PWM 输出便不能由指令打开。只有当故障条件被清除时，ACLOSE 才能再次启动。

ASTART 自动重启模式 – 发生故障刹车时，PWM 输出使能关闭。当故障事件结束后，PWM 将在 TIMER1 更新周期时，使能 PWM 输出。3 路 PWM 输出可同时配置成自动重启模式，否则 PWM 输出必须由指令重启。

8.7 周期和占空比寄存器的更新

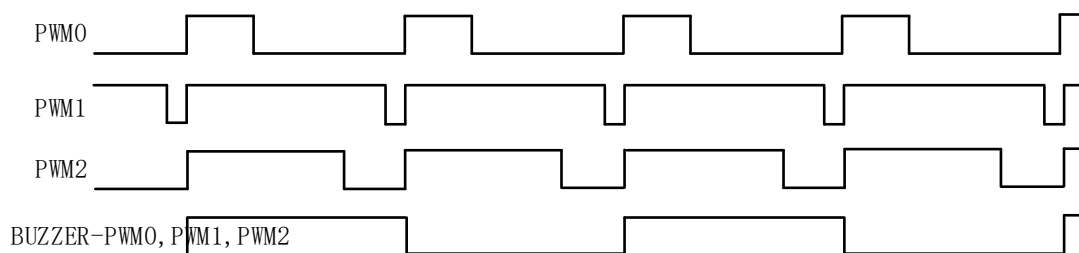
当 TMR1ON 为 0 时，周期和各占空比寄存器可随时被更新写入。当 TMR1ON 为 1 时，会在周期到来时其更新值才会真正有效。

周期和占空比寄存器的双缓冲读写设计可确保在大部分情况下减少 PWM 输出的毛刺，但如果在非常接近一个周期结束时去更新这些寄存器(特别是在 TIMER1 的频率比系统工作时钟快的情况下)，则可能发生不可预知的情况，且可能导致 PWMDUTY 寄存器的值被改为非期望值。

8.8 PWM 输出

重映射 3 路独立占空比的 PWM 通道 PWM0,PWM1,PWM2 可映射到不同的 I/O 引脚。PWM0 和 PWM1 可映射到 4 个 I/O，PWM2 可映射到 2 个 I/O。

蜂鸣器 (Buzzer) 模式 – 输出周期为 $(2*(PR1+1)*T_{T1CLK}*(TMR1 \text{ 预分频值})$ 。
PWM0,PWM1,PWM2 将输出 50%占空比的方波。

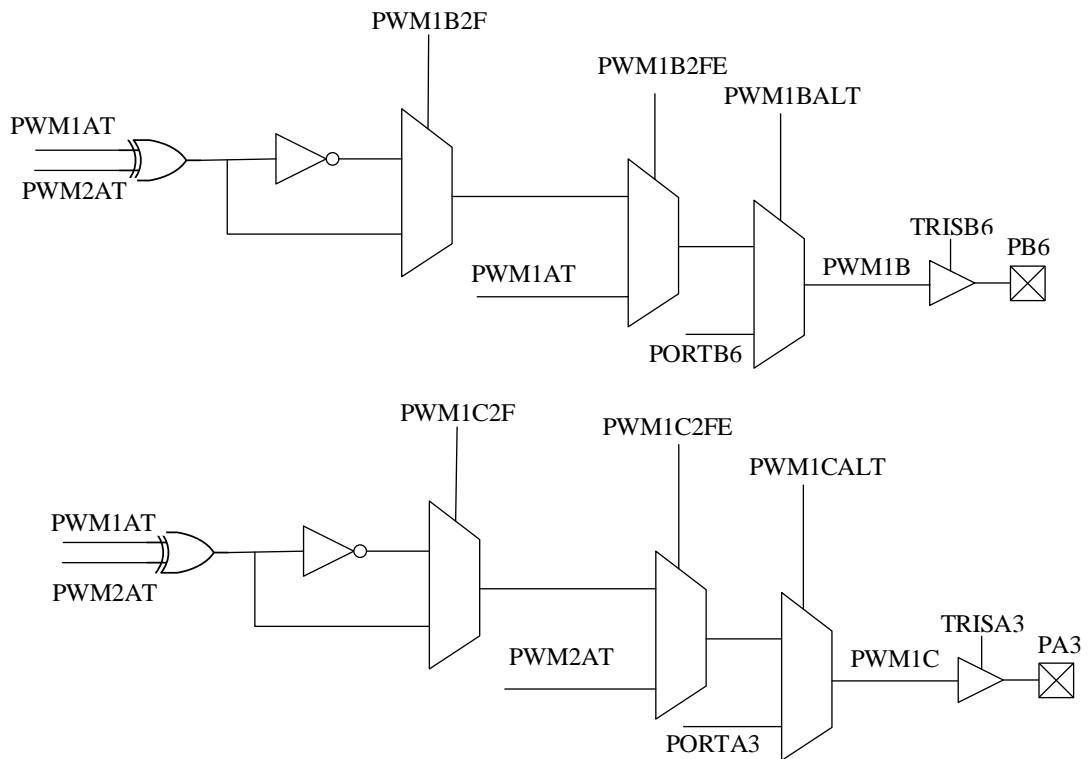


蜂鸣器模式的输出时序图

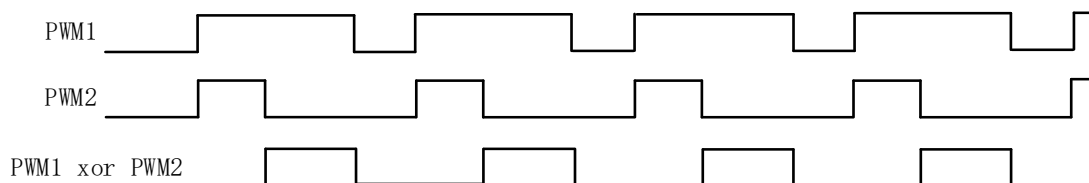
单脉冲输出–PWM0,PWM1,PWM2 将只产生一次相应的单脉冲。

8.9 第 2 功能输出

PWM1B 和 PWM1C 第二功能。



第 2 功能功能输出结构图



PWM1 和 PWM2 第 2 功能时序图

8.10 PWM 相关寄存器

PWM1DUTY0L 寄存器

地址: 0X12

Bit	Name	Description	Attribute	Reset
7:0	PWM1DUTY0L[7:0]	PWM0 的占空比控制低 8 位	R/W	0X00

PWM1DUTY0H 寄存器

地址: 0X13

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PWM1DUTY0H[11:8]	PWM0 的占空比控制高 4 位	R/W	0X0

PWM1DUTY1L 寄存器

地址: 0X14

Bit	Name	Description	Attribute	Reset
7:0	PWM1DUTY1L[7:0]	PWM1 的占空比控制低 8 位	R/W	0X00

PWM1DUTY1H 寄存器

地址: 0X15

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PWM1DUTY1H[11:8]	PWM1 的占空比控制高 4 位	R/W	0X0

PWM1DUTY2L 寄存器

地址: 0X16

Bit	Name	Description	Attribute	Reset
7:0	PWM1DUTY2L[7:0]	PWM2 的占空比控制低 8 位	R/W	0X00

PWM1DUTY2H 寄存器

地址: 0X17

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:0	PWM1DUTY2H[11:8]	PWM2 的占空比控制高 4 位	R/W	0X0

注: PWM1DUTYnH/L 寄存器在写寄存器时, 必须先写高 4 位再写低 8 位。(n=0/1/2)

DTC 寄存器

地址: 0X18

Bit	Name	Description	Attribute	Reset
7	PWM1CALT	PWM1C 启用第二功能输出 1: 启用 PWM1C 第二功能输出 0: 禁止 PWM1C 第二功能输出	R/W	0
6	PWM1BALT	PWM1B 启用第二功能输出 1: 启用 PWM1B 第二功能输出 0: 禁止 PWM1B 第二功能输出	R/W	0
5:4	DTCKS[1:0]	选择死区时间时钟源周期 T_{DT} 00: $T_{DT}=T_{T1CLK}$ 01: $T_{DT}=T_{T1CLK} * 2$ 10: $T_{DT}=T_{T1CLK} * 4$ 11: $T_{DT}=T_{T1CLK} * 8$	R/W	0
3:0	DTD[3:0]	死区为 0 时间, 死区不启动; 死区时间计数器死区时间 = $(DTD[4:0]) * T_{DT}$	R/W	0

PWMCON0 寄存器

地址: 0X19

Bit	Name	Description	Attribute	Reset
7	PMW0COE	PWM0C 输出使能位 1: 使能 PWM0C 0: 禁止 PWM0C	R/W	0
6	PWM0BOE	PWM0B 输出使能位 1: 使能 PWM0B 0: 禁止 PWM0B	R/W	0
5	PWM2ANOE	PWM2AN 输出使能位 1: 使能 PWM2AN 0: 禁止 PWM2AN	R/W	0
4	PWM2AOE	PWM2A 输出使能位 1: 使能 PWM2A 0: 禁止 PWM2A	R/W	0
3	PWM1ANOE	PWM1AN 输出使能位 1: 使能 PWM1AN 0: 禁止 PWM1AN	R/W	0
2	PWM1AOE	PWM1A 输出使能位 1: 使能 PWM1A	R/W	0

Bit	Name	Description	Attribute	Reset
		0: 禁止 PWM1A		
1	PWM0ANOE	PWM0AN 输出使能位 1: 使能 PWM0AN 0: 禁止 PWM0AN	R/W	0
0	PWM0AOE	PWM0A 输出使能位 1: 使能 PWM0A 0: 禁止 PWM0A	R/W	0

PWMCON1 寄存器

地址: 0X1A

Bit	Name	Description	Attribute	Reset
7	PWM0CP	PWM0C 极性控制位 1: 反向输出 0: 同向输出	R/W	0
6	PWM0BP	PWM0B 极性控制位 1: 反向输出 0: 同向输出	R/W	0
5	PWM2ANP	PWM2AN 极性控制位 1: 反向输出 0: 同向输出	R/W	0
4	PWM2AP	PWM2A 极性控制位 1: 反向输出 0: 同向输出	R/W	0
3	PWM1ANP	PWM1AN 极性控制位 1: 反向输出 0: 同向输出	R/W	0
2	PWM1AP	PWM1A 极性控制位 1: 反向输出 0: 同向输出	R/W	0
1	PWM0ANP	PWM0AN 极性控制位 1: 反向输出 0: 同向输出	R/W	0
0	PWM0AP	PWM0A 极性控制位 1: 反向输出 0: 同向输出	R/W	0

PWMCON2 寄存器

地址: 0X1B

Bit	Name	Description	Attribute	Reset
7	CMPFLT	CMPOUT 为故障输入, 当从 1 变为 0 后, 禁止 PWM 输出 1: 使能 CMPOUT 作为故障输入 0: 禁止 CMPOUT 作为故障输入	R/W	0
6	IOFLT	IO 为故障输入, 当从 1 变为 0 后, 禁止 PWM 输出 注: 故障 IO 映射为 PA3 1: 使能 IO 作为故障输入 0: 禁止 IO 作为故障输入	R/W	0
5	ASTART	发生故障后(ACLOSE=1), 当使能的故障都解除后, 自动启动 PWM 输出 1:使能启动 PWM 输出 0:禁止启动 PWM 输出	R/W	0
4	ACLOSE	发生故障后, 自动关闭 PWM 输出 1:使能关闭 PWM 输出 0:禁止关闭 PWM 输出	R/W	0
3	PWM1CF2E	PWM1B 和 PWM1C 第 2 功能使能位 1: 使能第 2 功能 0: 禁止第 2 功能	R/W	0
2	PWM1CF2	PWM1B 和 PWM1C 第 2 功能控制位 1: 同或 (XNOR) 0: 异或 (XOR)	R/W	0
1	PWM1BF2E	PWM1B 和 PWM1C 第 2 功能使能位 1: 使能第 2 功能 0: 禁止第 2 功能	R/W	0
0	PWM1BF2	PWM1B 和 PWM1C 第 2 功能控制位 1: 同或 (XNOR) 0: 异或 (XOR)	R/W	0

8.11 相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	reset value
0x12	PWM1DUTY0L	PWM1DUTY[7:0]								0000 0000
0x13	PWM1DUTY0H							PWM1DUTY[11:8]		0000 0000
0x14	PWM1DUTY1L	PWM1DUTY[7:0]								0000 0000
0x15	PWM1DUTY1H							PWM1DUTY[11:8]		0000 0000
0x16	PWM1DUTY2L	PWM1DUTY[7:0]								0000 0000
0x17	PWM1DUTY2H							PWM1DUTY[11:8]		0000 0000
0x18	DTC	PWM1CALT	PWM1BALT	DTCKS1	DTCKS0	DTD3	DTD2	DTD1	DTD0	0000 0000
0x19	PWMCON0	PWM0COE	PWM0BOE	PWM2ANOE	PWM2AOE	PWM1ANOE	PWM1AOE	PWM0ANOE	PWM0AOE	0000 0000
0x1a	PWMCON1	PWM0CP	PWM0BP	PWM2ANP	PWM2AP	PWM1ANP	PWM1AP	PWM0ANP	PWM0AP	0000 0000
0x1b	PWMCON2	CMPFLT	IOFLT	ASTART	ACLOSE	PWM1CF2E	PWM1CF2	PWM1BF2E	PWM1BF2	0000 0000

9 中断

AD16F01A3 系统具备以下中断源:

- INT0 管脚的外部中断
- TMR0 溢出中断
- TMR1 溢出中断
- PORTB 输入改变中断
- CMP 中断
- LVD 中断

中断允许总控位 GIE (PIE0<7>), 能使所有中断被开放 (GIE=1) 或禁用所有中断(GIE=0), 每次中断能否启用由 PIE0 寄存器决定, 同时保证 GIE=1。

中断发生时 GIE 位 (在中断发生前 GIE 位和该中断相关的中断使能位置 1) 被硬件清零从而禁止进一步中断 (AD16F01A3 不区分中断优先级别), 同时下条指令跳到 004H 后开始执行。

一个中断标志位 (PBIF 除外) 会被它的中断事件置 1, 而不管与它相关的中断是否启用。通过 PIR0 和 PIR1 的相应中位来判断是否发生中断以及中断类型。当通过 INT 指令发生软中断时, 下条指令跳到 001/002H 后开始执行。

注意: 每次响应中断服务函数后需将对应的中断的标志位软件清 0!

9.1 外部中断

外部中断 INT 管脚上升沿还是下降沿触发由 INT0EDGE 位 (T1CON1[5]) 决定, 当一个有效的跳变发生时标志位 INTOIF(PIR0[4]) 置 1, 当 INTOIE(PIE0[4]) 位清零时, 禁止对应的外部中断。

在睡眠之前 INTOIE 位被置 1, INT 管脚可以作为系统睡眠唤醒条件。在睡眠之前 GIE 位被置 1, CPU 唤醒以后会执行中断服务程序, 否则会运行睡眠以后的下一条指令。

9.2 Timer0 中断

TMR0 发生溢出 TMR0=PR0 时 TOIF 标志位置 1, 标志位软件清 0; 当 TOIE 位清零, 该中断被屏蔽。

当 TMR0 溢出且 TMR0=PR0 时, 将产生溢出中断, TOIF 标志位被置 1, 并自动重新写

入计数初值；当 TOIE 位清零时，该中断被屏蔽。

9.3 Timer1 中断

当 TMR1ON=1 时，TIMER1 定时器开始从 TMR1H[11:8]与 TMR1L[7:0]组成的 12 位预设值开始计数，

当 TMR1[11:0]=PR1[11:0]时，T1IF 标志位置 1，标志位软件清 0；T1IE 位清零，该中断被屏蔽。

9.4 PortB 输入改变中断

输入改变中断触发时 PB<7:0> PBIF 标志位置 1 (PIR0<1>). PBIE 位(PIE0<1>)清零，该中断被屏蔽。PBIE 在睡眠之前置 1，Port B 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠之前 GIE 位已被置 1 机器唤醒以后会执行中断服务程序，否则会运行睡眠以后的下一条指令。上升沿和下降沿都可以触发中断。

9.5 低电压、高电压中断

AD16F01A3 提供 14 组电压选择，如下所示。当 LVDM[1:0]==2'b01 时，系统 VDD 电压低于设定的 LVD[3:0]电压值，LVDIF 位置为 1。LVDIE 位(PIE0[5])清零，该中断被屏蔽。

PCON(寄存器)

地址：0X08

Bit	Name	Description	Attribute	Reset
7	WDTE	WDT 使能位 1: 使能 WDT 0: 禁止 WDT	R/W	0
6	PBOST	LVDM=11 时，PBO 输出值	R/W	0
5:4	LVDM[1:0]	电压比较中断 00: 禁止电压比较器 01: VDD 低于阈值电压产生中断 10: VDD 高于阈值电压产生中断 11: VDD 高于阈值电压产生中断，且强制 PBO 输出为 PBOST 值	R/W	00
3:0	LVD[3:0]	LVD 电压选择 0: 保留，勿配置 1: 保留，勿配置	R/W	0000

Bit	Name	Description	Attribute	Reset
		2: 2.2V		
		3: 2.4V		
		4: 2.6V		
		5: 2.7V		
		6: 2.9V		
		7: 3.0V		
		8: 3.1V		
		9: 3.3V		
		10: 3.6V		
		11: 3.7V		
		12: 3.8V		
		13: 4.1V		
		14: 4.2V		
		15: 4.3V		

注：PCON 寄存器中的 LVD 电压值的选择用于产生中断，配置字中的 LVR 电压选择用于产生复位，两者相互独立，复位的优先级高于中断。

9.6 比较器中断

当 CMP0OUT 从 0 变为 1 时，CMPIF 置位(CMPIF==1)。

当 CMP0OUT 从 1 变为 0 时，CMPIF 置位(CMPIF==1)，需要额外配置 CMP0POS 置位(CMP0POS==1)。

读取 CMPCON0 寄存器后，当 CMP0OUT 输出发生改变，CMPIF 置位(CMPIF==1)。CMPIE 位(PIE0<3>)清零，CMP 中断被屏蔽。

9.7 中断的相关寄存器

PIR0 寄存器

地址:0X0F

Bit	Name	Description	Attribute	Reset
7	Reserved			
6	EEIF	EEPROM 写操作中断标志位 1: EEPROM 产生中断，软件设置清零 0: 未产生 EEPROM 中断	R/W	0
5	LVDIF	电压检测中断标志位 1: 产生电压检测中断，软件设置清零	R/W	0

		0: 未产生电压检测中断		
4	INT0IF	INT0 外部中断标志位 1: INT0 产生中断, 软件设置清零 0: 未产生 INT0 中断	R/W	0
3	CMPIF	CMP 溢出中断标志位 1: 产生 CMP 中断, 软件设置清零 0: 未产生 CMP 中断	R/W	0
2	T1IF	Timer1 溢出中断标志位 1: 产生 Timer1 溢出中断, 软件设置清零 0: 未产生 Timer1 溢出中断	R/W	0
1	PBIF	Port B 输入改变中断标志 1:Port B 输入改变时置 1, 软件设置清零 0:未产生 Port B 输入改变中断	R/W	0
0	TOIF	Timer0 溢出中断标志位 1: 产生 Timer0 溢出中断, 软件设置清零 0: 未产生 Timer0 溢出中断	R/W	0

PIE0 寄存器

地址:0X0E

Bit	Name	Description	Attribute	Reset
7	GIE	中断允许总控位 0: 禁止所有中断. 对于睡眠唤醒模式的中断事件, MCU 将执行 SLEEP 后的指令。 1: 使能所有被开启的中断. 对于睡眠唤醒模式的中断事件, MCU 将跳转到中断地址 (008h/004h)。	R/W	0
6	EEIE	EEPROM 中断允许位 1: 使能 EEPROM 中断 0: 禁止 EEPROM 中断	R/W	0
5	LVDIE	LVD 电压检测中断允许位 1: 使能 LVD 中断 0: 禁止 LVD 中断	R/W	0
4	INT0IE	INT0 外部中断允许位。 1: 使能外部中断 0: 禁止外部中断.	R/W	0
3	CMPIF	CMP 中断标志位 1: 产生 CMP 中断标志位 0: 未产生 CMP 中断标志位	R/W	0
2	T1IE	Timer1 溢出中断允许位。 1: 使能 Timer1 溢出中断 0: 禁止 Timer1 溢出中断	R/W	0
1	PBIE	PortB 输入改变中断允许位	R/W	0

Bit	Name	Description	Attribute	Reset
		1: 使能 PortB 输入改变中断 0: 禁止 PortB 输入改变中断		
0	TOIE	Timer0 溢出中断允许位。 1: 使能 Timer0 溢出中断 0: 禁止 Timer0 溢出中断	R/W	0

9.8 中断相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x0e	PIE0	GIE	EEIE	LVDIE	INT0IE	CMPIE	T1IE	PBIE	TOIE	0000 0000	0000 0000
0x0f	PIR0	MAPEN	EEIF	LVDIF	INT0IF	CMPIF	T1IF	PBIF	TOIF	0000 0000	0000 0000
0x1d	TICON1	INTOMAP[1:0]		INTOEDGE						0000 0000	0000 0000

10 省电模式 (SLEEP)

拥有四种睡眠模式：(IDLE、PWSAVE、DEEPPWSAVE、PWOFF)

- 000: IDLE 模式, CPU 停止工作, 外设工作正常。所有中断可以唤醒, 唤醒后继续从当前 PC 运行;
- 001: PWSAVE 模式, CPU 停止工作, 高速 16M 时钟停止工作, 低速 256K 时钟工作, 支持外部中断、IO 中断、复位、看门狗溢出、LVD 低压唤醒和 TIMER1 的计数时钟为 256K/WDTCLK/PB 定时唤醒, 唤醒后继续从当前 PC 运行;
- 010: DEEPPWSAVE 模式, CPU 停止工作, 高速 16M 时钟停止工作, 低速 256K 时钟工作, SRAM 数据保持; 支持外部中断、IO 中断、复位、看门狗溢出、LVD 低压唤醒和 TIMER1 的计数时钟为 256K/WDTCLK/PB0 定时唤醒, 唤醒后继续从当前 PC 运行;
- 011: PWOFF 模式, 全部外设和模拟停止工作, 支持外部中断、IO 中断、外部引脚复位, 唤醒后继续从当前 PC 运行。

注: SLEEP 语句之后需加一条 NOP 指令。

使用 DEEPPWSAVE 模式时, 需先配置 LVDIE = 1, 此时该模式下功耗最低(若 LVDIE = 1 中断服务函数中, 需处理相应中断标志)。

10.1 睡眠唤醒

在睡眠状态下, 四种模式, 单片机能通过以下方式唤醒: 如下图所示。

模块	睡眠模式			
	IDLE	PWSAVE	DEEPPWSAVE	PWOFF
TIMER0	Y	N	N	N
TIMER1	Y	Y	Y	N
WDT	Y	Y	Y	N
RST	Y	Y	Y	Y
INT	Y	Y	Y	Y
IO	Y	Y	Y	Y
LVD	Y	Y	Y	N
CMP	Y	N	N	N

注: Y 表示可唤醒, N 表示不可以唤醒。

在睡眠状态下，四种模式可以工作的模块如下图所示

模块 \ 模式	ACTIVE	IDLE	PWSAVE	DEEPPWSAVE	PWOFF
HIRC	Y	Y	N	N	N
LIRC	Y	Y	Y	Y	N
CPU	Y	N	N	N	N
SRAM	Y	Y	Y	Y	Y
FLASH	Y	Y	N	N	N
Timer0	Y	Y	N	N	N
Timer1	Y	Y	Y	Y	N
WDT	Y	Y	Y	Y	N
External Interrupt	Y	Y	Y	Y	Y
PBIF	Y	Y	Y	Y	Y
BGR	Y	Y	Y	Y	N
LVD/LVR	Y	Y	Y	Y	N
DAC	Y	Y	N	N	N
CMP	Y	Y	N	N	N
IO	Y	Y	Y	Y	Y
RESET	Y	Y	Y	Y	Y
备注	1.BGR LVR LVT 按 10% 占空比定时开始工作（10%时间工作，90%时间睡眠）； 2.Y 表示工作，N 表示不工作。				

外部的 RSTn 管脚和看门狗溢出都能使机器复位。通过查看 /PD 和 /TO 位可以检测机器是哪种复位，/PD 位置 1 为上电复位，置 0 为执行 SLEEP，/TO 位置 0 为看门狗溢出复位。MCU 通过中断唤醒，该中断屏蔽位置 1，中断唤醒不管 GIE 是否置 1。当 GIE 位被清零，MCU 唤醒以后执行 SLEEP 指令以后的指令；当 GIE 位被置 1，MCU 唤醒以后跳转到中断地址。

SMCR (状态控制寄存器)

地址: 0X9F

Bit	Name	Description	Attribute	Reset
7:4	Reserved			
3:1	SM[2:0]	休眠模式选择 000: IDLE 模式 CPU 停止工作, 外设工作正常。所有中断可以唤醒, 唤醒后继续从当前 PC 运行; 001: PWSAVE 模式 CPU 停止工作, 高速 16M 时钟停止工作, 低速 256K 时钟工作, 支持外部中断、IO 中断、复位、看门狗溢出、LVD 低压唤醒和 TIMER1 的计数时钟为 256K/WDTCLK/PB 定时唤醒, 唤醒后继续从当前 PC 运行; 010: DEEPPWSAVE 模式 CPU 停止工作, 高速 16M 时钟停止工作, 低速 256K 时钟工作; 支持外部中断、IO 中断、复位、看门狗溢出、LVD 低压唤醒和 TIMER1 的计数时钟为 256K/WDTCLK/PB 定时唤醒, 唤醒后继续从当前 PC 运行; 011: PWOFF 模式 全部外设和模拟停止工作, 支持外部中断、IO 中断、复位, 唤醒后继续从当前 PC 运行。	R/W	000
0	SE	休眠模式使能位 1: 使能休眠模式, 硬件自动清零 0: 禁止休眠模式	R/W	0

10.2 SLEEP 相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x9f	SMCR					SM2	SM1	SM0	SE	0000 0000	0000 0000

11 数模转换器 (DAC)

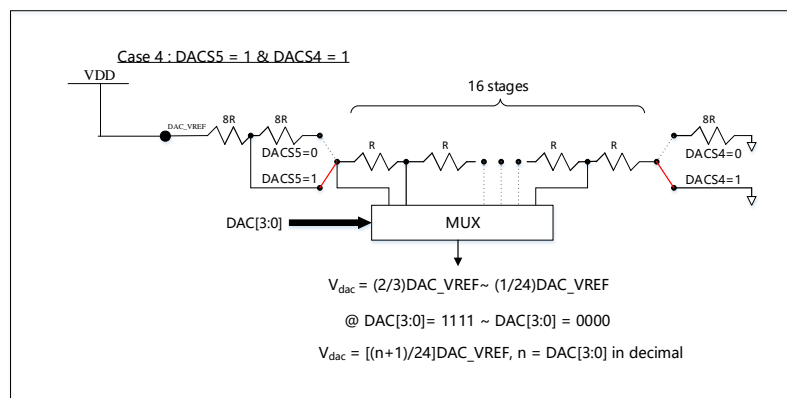
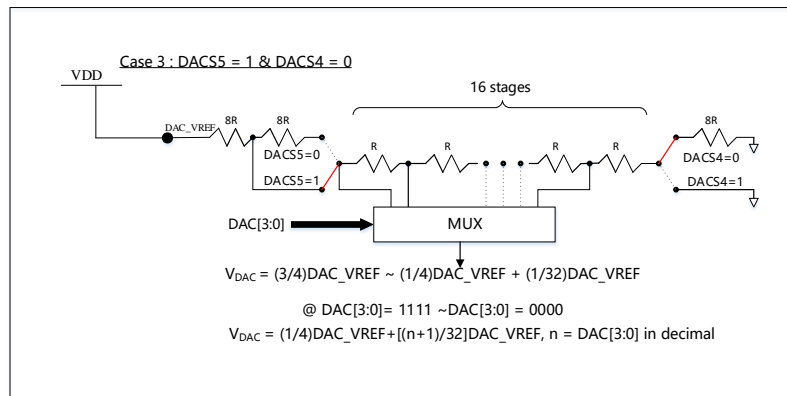
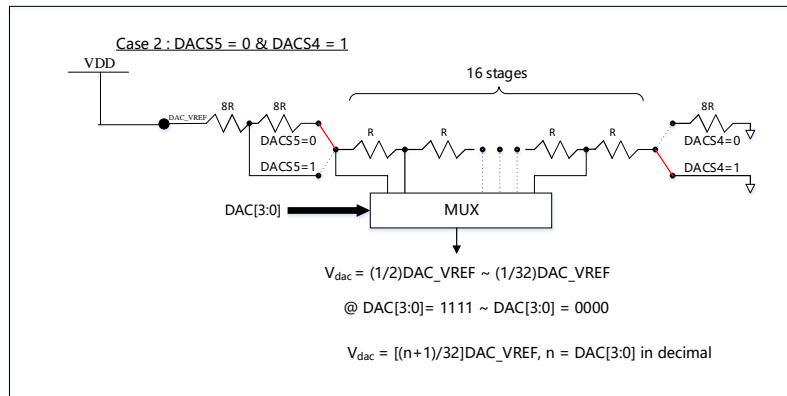
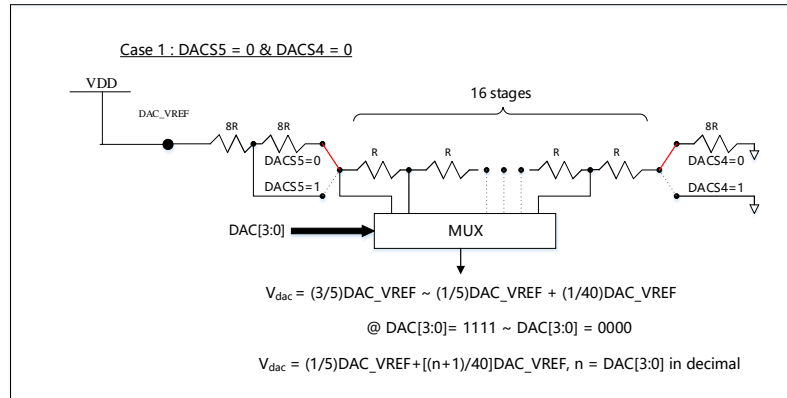
AD16F01A3 包含 1 个数模转换器 DAC。DAC 是由一串电阻所组成，可以产生不同层次的参考电压，DACCON 寄存器的 4 和 5 位用来选择电阻串的最高和最低值；DAC[3:0]用于选择所要的电压值，该值由 DACS5，DACs4 来决定。下图显示了四个不同选择时，内部参考电压值的计算。DAC 输出电压范围可以从 $(1/32) * VDD$ 到 $(3/4) * VDD$ 。

11.1 DAC 参考电压选择寄存器

DACCON

地址：0X87

Bit	Name	Description	Attribute	Reset
7	LVDSTEN	LVDST 使能位 1: 表示 LVDST 有效; 0: 表示 LVDST 无效。 注: LVDST 为 OSCCON 寄存器[1]	R	1
6	DACEN	DAC 的使能 1: 允许使能 0: 禁止使能	R/W	0
5	DACS5	DAC 正端电阻抽头选择	R/W	0
4	DACS4	DAC 负端电阻抽头选择	R/W	0
3:0	DAC[3:0]	DAC 输出选择	R/W	0000



11.2 DAC 相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x87	DACON		DACEN	DACS5	DACS4	DAC[3:0]				0000 0000	0000 0000

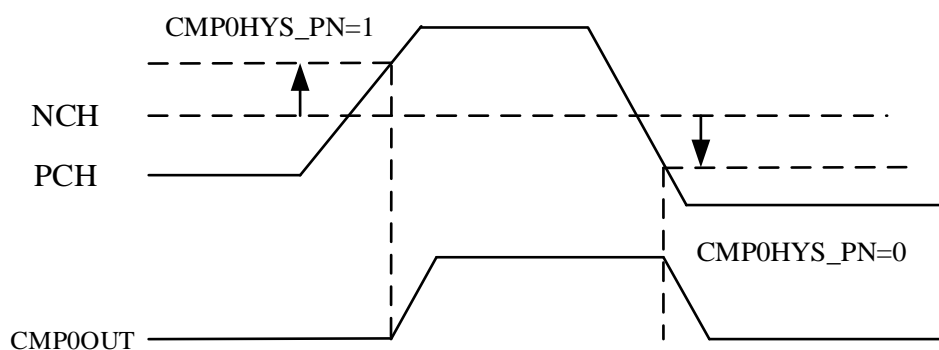
12 比较器 (CMP0)

AD16F01A3 提供 1 个比较器，可以选取多个输入作为比较器输入源。

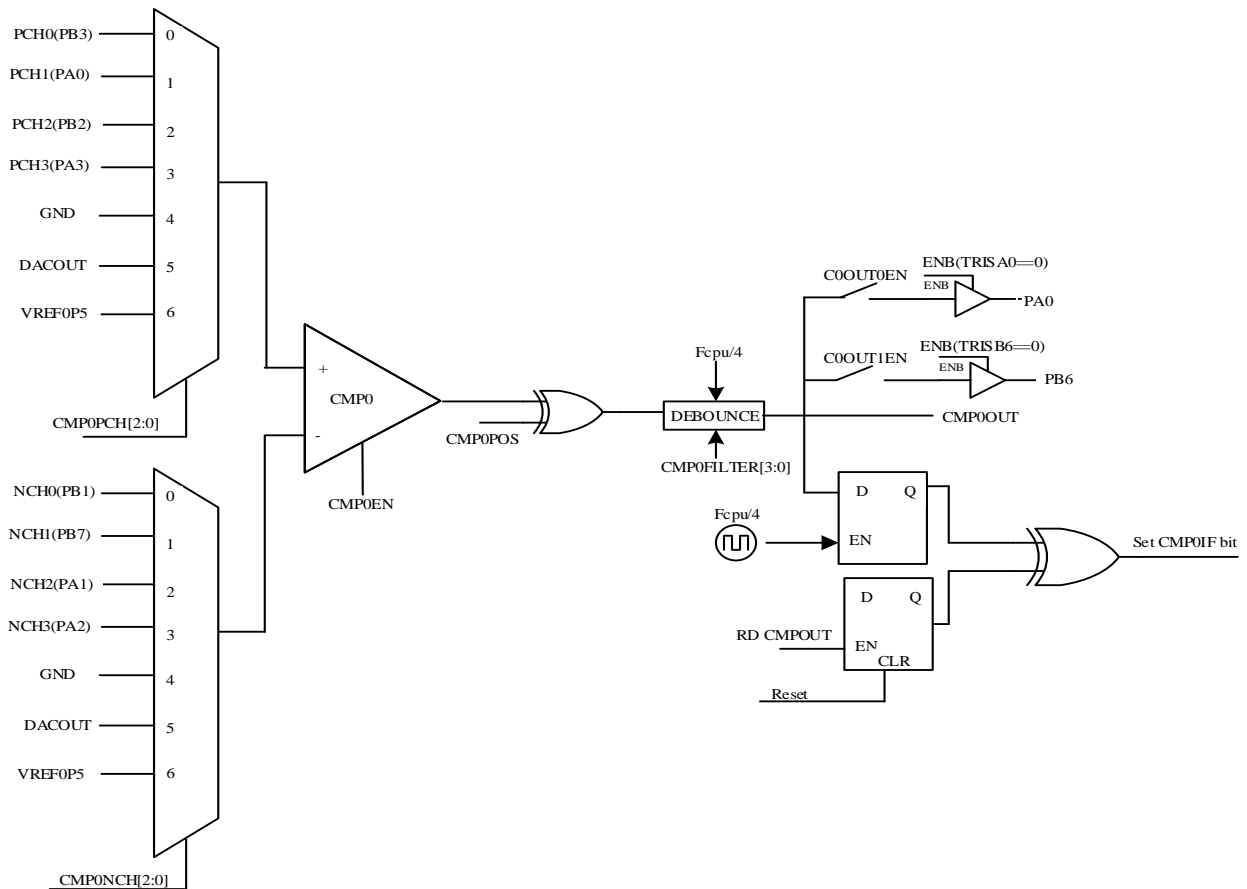
比较器的迟滞可以通过软件可编程比较器控制寄存器 CMPCON2 设置。比较器迟滞可以使用比较器控制寄存器 CMPCON2 中的 HYS_SEL[1:0] 进行设置，可以编程设置 0 mV、17 mV、32mV 或 55mV 的电压迟滞；寄存器 CMPCON1 中的 CMP0HYSEN 设置是否选择硬件控制迟滞使能，控制逻辑如下：

- 当 CMP0HYSEN=1 时，此时寄存器 CMP0HYS_PN 位将失效，迟滞正负端选择将由硬件自动控制，硬件控制逻辑为：CMP0POS 配置为 0 时，当检测到 CMP0OUT 为 0 时，自动配置为上升沿迟滞，当检测到 CMP0OUT 为 1 时，自动配置为下降沿迟滞；CMP0POS 配置为 1 时则相反，当检测到 CMP0OUT 为 0 时，自动配置为下降沿迟滞，当检测到 CMP0OUT 为 1 时，自动配置为上升沿迟滞。
- 当 CMP0HYSEN=0 时，此时迟滞正负端使能将由寄存器 CMPH0YS_PN 位控制；此时将 CMP0HYS_PN 配置为 1，可使能上升沿迟滞，将 CMP0HYS_PN 配置为 0，可使能下降沿迟滞，如下图所示。

比较器中断可以在上升沿和下降沿输出转换时产生。当比较器 CMP0OUT 下降沿出现时，CMPIF 标志设置为逻辑 1；当比较器 CMP0OUT 上升沿出现时，CMPIF 标志设置为逻辑 1。一旦设置好，这些位将保持设置，直到被软件清除。



12.1 比较器 CMP



CMP 电路图

CMPCON0 (比较器控制寄存器)

地址: 0X1E

Bit	Name	Description	Attribute	Reset
7	CMPOEN	比较器的使能 1: 使能 CMP0 0: 禁止 CMP0	R/W	0
6	CMPOPOS	比较器输出信号是否取反 1: 取反 0: 同向	R/W	0
5:3	CMPOPCH[2:0]	比较器的正端输入 000: PCH0(PB3) 001: PCH 1(PA0) 010: PCH 2(PB2) 011: PCH 3(PA3) 100: GND	R/W	000

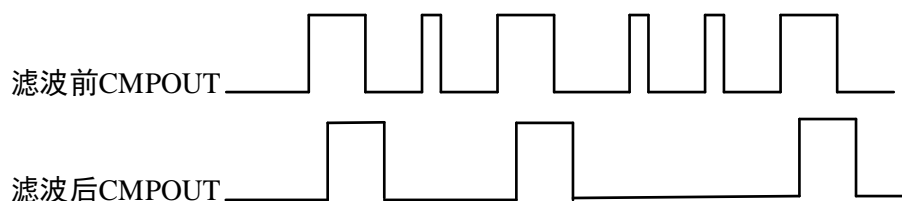
Bit	Name	Description	Attribute	Reset
		101: DACOUT 110: VREFOP5 (0.5V) 111: 保留		
2:0	CMPONCH[2:0]	比较器的负端输入 000: NCH0 (PB1) 001: NCH1 (PB7) 010: NCH 2(PA1) 011: NCH 3(PA2) 100: GND 101: DACOUT 110: VREFOP5 (0.5V) 111: 保留	R/W	000

CMPCON1 (比较器控制寄存器)

地址: 0X1F

Bit	Name	Description	Attribute	Reset
7	CMPOHYSEN	CMPO 的硬件迟滞使能 1: 允许使能 (此时寄存器 CMPOHYS_PN 位将失效, 迟滞正负端将由硬件自动选择) 0: 禁止使能 (此时迟滞正负端使能将由寄存器 CMPOHYS_PN 位控制)	R/W	0
6:3	CMPOFILTER[3:0]	CMPO 的滤波时间 $T = (\text{CMPOFILTER}[3:0]) / F_{\text{cpu}}$ 有效滤除 CMPOOUT 在 T 时间内的毛刺 CMPOFILTER[3:0]==0x00 时没有滤波	R/W	0
2	COOUT1EN	使能比较器 CMPOOUT 由 PB6 输出, 此时使能 PB6 IO 状态为输出 1: 使能 0: 禁止	R/W	0
1	COOUTOEN	使能比较器 CMPOOUT 由 PA0 输出, 此时使能 PA0 IO 状态为输出 1: 使能 0: 禁止	R/W	0
0	CMPOOUT	CMPO 比较器的输出	R	0

下图为 CMP 滤波的是时序图



CMPCON2 (比较器控制寄存器)

地址: 0X8C

Bit	Name	Description	Attribute	Reset
7:6	HYS_SEL[1:0]	CMP0 迟滞电压选择信号 00: 0mV 01: 17mV 10: 32mV 11: 55mV	R/W	00
5	CMPOHYS_PN	CMP0 的上升/下降迟滞选择信号 1: 上升沿迟滞 0: 下降沿迟滞	R/W	0
4	CMPO_OFFSETEN	CMP0 的失调校准使能信号 0: 禁止使能 1: 允许使能	R/W	0
3:0	CMPOFFSET_TRIM[3:0]	CMP0 的失调校准值	R/W	0000

12.2 CMP 相关寄存器定义

address	register name	bit7	bit6	bit5	bit4	bit3	bit2	bit1	bit0	por & bor reset value	other reset value
0x1e	CMPCON0	CMP0EN	CMP0POS	CMP0PCH[2:0]			CMP0NCH[2:0]			0000 0000	0000 0000
0x1f	CMPCON1	CMPOHYSHEN	CMPOFILTER[3:0]			COOUT1EN	COOUT0EN	CMPOOUT		0000 0000	0000 0000
0x8c	CMPCON2	HYS_SEL[1:0]		CMPOHYS_PN	CMPOOFFSETEN	CMPOOFFSET_TRIM[3:0]				0000 0000	0000 0000
0x0e	PIE0					CMPIE				0000 0000	0000 0000
0x0f	PIR0					CMPIF				0000 0000	0000 0000

13 电气参数

直流特性

符号	参数	测试条件		最小值	典型值	最大值	单位
		VDD	条件 (常温 25°C)				
VDD	工作电压	—	Fsys=16MHz, 2T/4T	2.2		5.5	V
		—	Fsys=32MHz /4T	3.0		5.5	V
I _{DD1}	工作电流	5.0V	Fsys = 16MHz 4T, WDT 禁止, 无负载	—	1.45	—	mA
I _{DD2}	工作电流	5.0V	IDLE 模式下电流, LVR OFF	—	670	—	uA
I _{DD3}	工作电流	5.0V	PWSAVE 模式下电流, LVR OFF	—	20	—	uA
I _{DD4}	工作电流	5.0V	DEEPPWSAVE 模式下电流, LVR OFF	—	4.0	—	uA
I _{DD5}	工作电流	5.0V	PWOFF 模式下电流	—	1.0	—	uA
V _{IL2}	低电平输入电压	5.0V	施密特输入口	VSS		0.3*VDD	V
V _{IH2}	高电平输入电压	5.0V	施密特输入口	0.7*VDD		VDD	V
R _{PH1}	内部上拉电阻	5.0V		—	30	—	kΩ
R _{PD1}	内部下拉电阻	5.0V		—	30	—	kΩ
I _{OH1}	输出口拉电流	5.0V	VOH=0.9*VDD	—	15	—	mA
I _{OL2}	输出口灌电流	5.0V	VOL=0.1*VDD	—	20	—	mA
V _{POR}	上电复位电压	—		—	—	0.1	V
V _{BOR}	掉电复位电压	—		—	1.84	—	V
V _{EEPROM}	EEPROM 模块工作电压	—		3.0	—	5.5	V
V _{LVR}	低电压复位电压	—	LVR 使能, 选择 2.2V		2.2		
			LVR 使能, 选择 2.4V		2.4		
			LVR 使能, 选择 2.6V		2.6		
			LVR 使能, 选择 2.7V		2.7		
			LVR 使能, 选择 2.9V		2.9		
			LVR 使能, 选择 3.0V		3.0		
			LVR 使能, 选择 3.1V		3.1		
			LVR 使能, 选择 3.3V		3.3		
			LVR 使能, 选择 3.6V		3.6		
			LVR 使能, 选择 3.7V		3.7		
			LVR 使能, 选择 3.8V		3.8		
			LVR 使能, 选择 4.1V		4.1		
			LVR 使能, 选择 4.2V		4.2		
LVR 使能, 选择 4.3V	4.3						
V _{CM_CMP}	共模电压范围	5.0V		VSS	—	VDD-1.5	V
T _{RP_CMP}	响应时间	5.0V		—	—	0.1	us

交流特性

符号	参数	测试条件		最小值	典型值	最大值	单位
		VDD	条件 (常温 25°C)				
F _{RCH}	高频内部 RC 振荡器	5.0V	---	-0.8%	16	+0.8%	MHz
		5.0V	-40°C~85°C	-3.5%		+3.5%	MHz
		—	2.4~5.5V,25°C	-0.5%		+0.5%	MHz
F _{RCL}	低频内部 RC 振荡器	5.0V		-3.0%	256	+3.0%	KHz
		5.0V	-40°C~85°C	-5.0%		+5.0%	KHz
		—	2.4~5.5V,25°C	-1.0%		+1.0%	KHz

FLASH & EEPROM

➤ 容量

Flash: 2Kx16

EEPROM: 256x8

➤ 擦除

Flash: 烧录器支持全擦除 (2Kx16) 和页擦除 (128x16)

EEPROM: 支持烧录器和寄存器操作;

烧录器支持 1 字节擦除 (1x8)、16 字节擦除 (16x8)、全擦除 (256x8);

寄存器支持 1 字节擦除 (1x8)、16 字节擦除 (16x8)。

➤ 温度

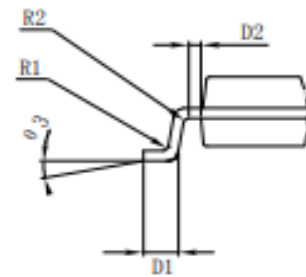
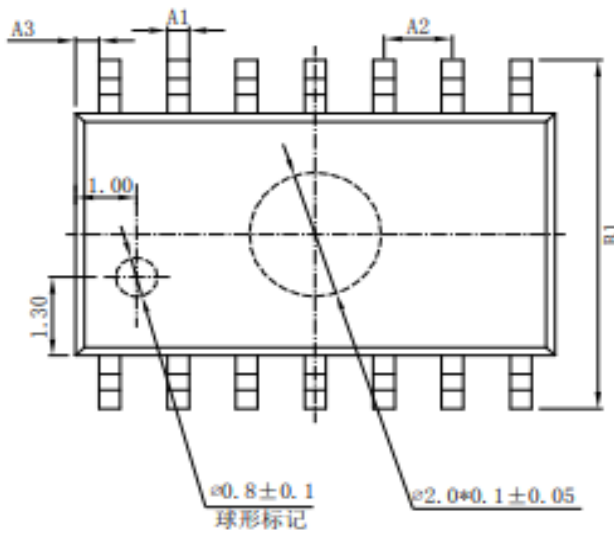
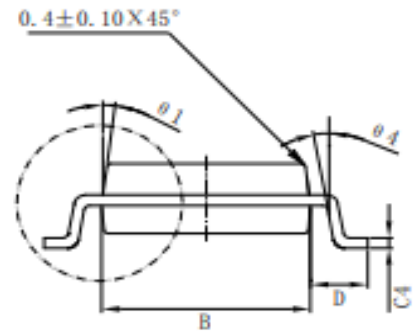
-40°C~85°C

符号	参数	最小值	典型值	最大值	单位
VDD	电源电压	2.2	5.0	5.5	V
VSS	地	0	0	0	V

14 封装信息

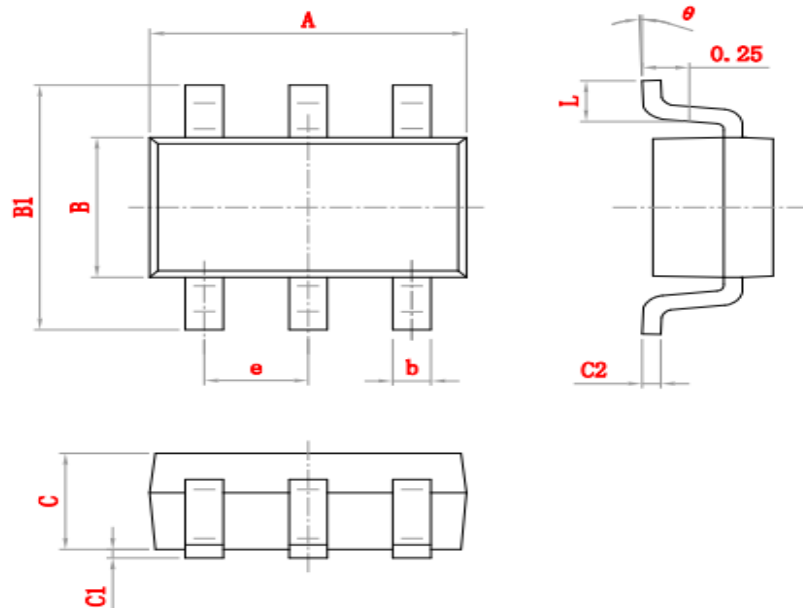
SOP14 (8.65*3.9*1.45-1.27)

标注	尺寸	最小 (mm)	最大 (mm)	标注	尺寸	最小 (mm)	最大 (mm)
A		8.55	8.75	C4		0.193	0.213
A1		0.356	0.456	D		0.95	1.15
A2		1.27TYP		D1		0.40	0.70
A3		0.312TYP		D2		0.20TYP	
B		3.80	4.00	R1		0.20TYP	
B1		5.80	6.20	R2		0.20TYP	
C		1.40	1.60	θ1		8° ~ 12° TYP4	
C1		0.60	0.70	θ2		8° ~ 12° TYP4	
C2		0.55	0.65	θ3		0° ~ 8°	
C3		0.05	0.25	θ4		4° ~ 12°	

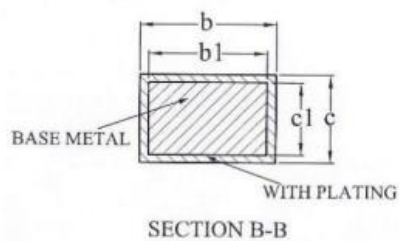
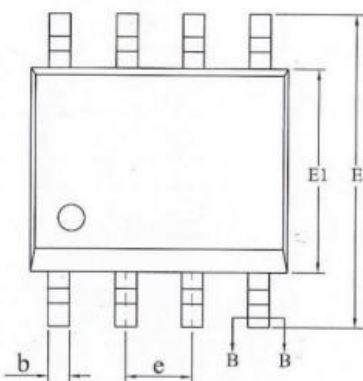
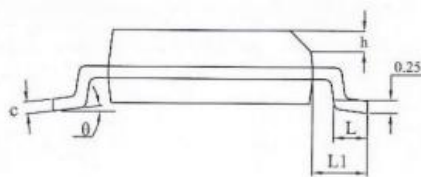
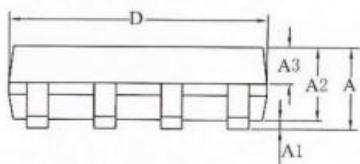


SOT23-6 (2.9*1.6*1.1-0.95)

尺寸 标注	最小(mm)	最大(mm)	尺寸 标注	最小(mm)	最大(mm)
A	2.82	3.02	C	1.05	1.15
e	0.95 (BSC)		C1	0.03	0.15
b	0.28	0.45	C2	0.12	0.23
B	1.50	1.70	L	0.35	0.55
B1	2.60	3.00	θ	0°	8°

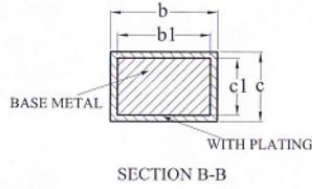
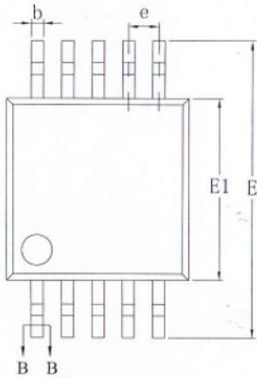
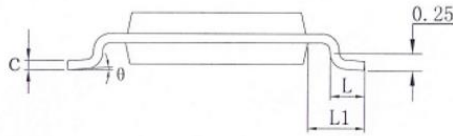
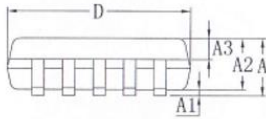


SOP8 (4.9*3.9*1.4-1.27)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.75
A1	0.10	—	0.225
A2	1.30	1.40	1.50
A3	0.60	0.65	0.70
b	0.39	—	0.47
b1	0.38	0.41	0.44
c	0.20	—	0.24
c1	0.19	0.20	0.21
D	4.80	4.90	5.00
E	5.80	6.00	6.20
E1	3.80	3.90	4.00
e	1.27BSC		
h	0.25	—	0.50
L	0.50	—	0.80
L1	1.05REF		
θ	0	—	8°

MSOP10(0.3*0.3*0.85-0.5)



SYMBOL	MILLIMETER		
	MIN	NOM	MAX
A	—	—	1.10
A1	0.05	—	0.15
A2	0.75	0.85	0.95
A3	0.30	0.35	0.40
b	0.18	—	0.26
b1	0.17	0.20	0.23
c	0.15	—	0.19
c1	0.14	0.15	0.16
D	2.90	3.00	3.10
E	4.70	4.90	5.10
E1	2.90	3.00	3.10
e	0.50BSC		
L	0.40	—	0.70
L1	0.95REF		
θ	0	—	8°

15 订购信息

丝印信息

现行ADUC的单片机表面印有一栏信息：产品代码和日期码。

Marking

F601A	2	12	1	x
Device code	Year	Week	SeriesNo	Internal No
Year: 2: 2022; 3: 2023				
Week: 01:第1周; 12:第12周				
SeriesNo: 序列号0-Z, 1:当前周第2个工单				

标签信息

货品内外包装上粘贴的标签上包含：产品名称，封装信息，芯片批号，丝印信息，出货日期及包装数量。

产品名称

Part No: AD16F01S8-XT

封装信息

Package: SOP8

芯片批号

Lot No: NCT333010

丝印信息

Marking: F601A21210

出货日期

Date: 2023-01-31

包装数量

QTY: n*100pcs

空片

采购信息

AD16F01A			
产品名称	封装信息	工作温度	包装方式及数量
AD16F01S8-XT	SOP8, 绿色封装	-40~85°C	Tube 100/tube
AD16F01S14-XT	SOP14, 绿色封装	-40~85°C	Tube 50/tube
AD16F01T23-XTR	SOT23-6, 绿色封装	-40~85°C	Tape & Reel 3000/reel
AD16F01M10-XT	MSOP10, 绿色封装	-40~85°C	Tube 96/tube